



(12) 发明专利申请

(10) 申请公布号 CN 101802261 A

(43) 申请公布日 2010.08.11

(21) 申请号 200880101976.0

(51) Int. Cl.

(22) 申请日 2008.06.06

G23C 18/16 (2006.01)

(30) 优先权数据

H05K 3/18 (2006.01)

60/933541 2007.06.06 US

(85) PCT申请进入国家阶段日

2010.02.05

(86) PCT申请的申请数据

PCT/US2008/007118 2008.06.06

(87) PCT申请的公布数据

W02008/153939 EN 2008.12.18

(71) 申请人 动态细节公司

地址 美国加利福尼亚州

(72) 发明人 拉杰瓦特·辛格·西图

(74) 专利代理机构 南京经纬专利商标代理有限公司

公司 32200

代理人 楼高潮

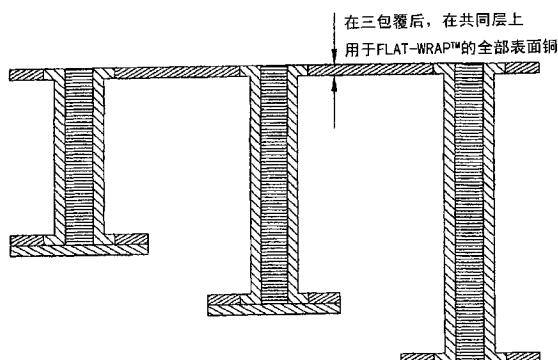
权利要求书 4 页 说明书 16 页 附图 16 页

(54) 发明名称

具有需要铜包覆电镀的孔的多层印刷线路板

(57) 摘要

印刷电路板具有电路层, 该电路层具有一个或多个具有铜包覆的填充通孔, 以及制造该印刷电路板的方法。本发明的实施方式提供一种方法来增强印刷电路板的通孔的包覆镀层的连贯性, 该印刷电路板需要通过填充为印刷电路板提供额外的可靠性, 并且确保印刷电路板的设计者和/或制造者可以设计和制造具有相对好的特性和/或紧凑尺寸的板。



1. 一种制造具有多个电路层的印刷电路板或者印刷电路板子构件的方法,该电路层具有至少一个用来在电路板或者电路板子构件的不同电路层上互连铜图形的孔,该方法包括:

多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件,第一固体铜层和第二固体铜层都分别作为电路板或者电路板子构件的最外层;

选择性地去除第一固体铜层或第二固体铜层中至少一个的一部分以形成用来钻孔的间隙;

在间隙处钻孔到层压的电路层;

金属化具有钻孔的电路层以金属化该孔;

在两个最外层都涂上光刻胶;

在带光点的电路层上成型光刻胶以曝光间隙和金属化的孔;

利用电解电镀溶液电解铜电镀金属化的孔,以在金属化的孔中将金属化的孔电镀到期望的铜厚度,且利用铜包覆连续地包覆从孔壁到金属化孔周围的间隙的外表面;

剥离光刻胶;

用填充材料填充铜镀孔;

在填充的孔中固化填充材料;

将填充材料和电镀孔周围的间隙中的镀铜包覆平坦化到与第一固体铜层或第二固体铜层中至少一个基本相同的水平;

以及形成传导图像来覆盖具有平坦化的铜包覆的平坦化的孔。

2. 如权利要求所述 1 的方法,其进一步包括:金属化具有间隙的电路层以金属化该间隙,之后在金属化的间隙处钻孔到层压的电路层。

3. 如权利要求 2 所述的方法,其中具有间隙的电路层的金属化包括通过使用去污工序化学铜电镀间隙。

4. 如权利要求 2 所述的方法,其中具有间隙的电路层的金属化包括不使用去污工序而化学铜电镀间隙。

5. 如权利要求 1 所述的方法,其中具有间隙的电路层的金属化包括为钻孔去污,且化学电镀铜去污孔。

6. 如权利要求 1 所述的方法,其中间隙的圆周尺寸大于钻孔的圆周尺寸。

7. 如权利要求 1 所述的方法,其中光点的圆周尺寸不小于间隙的圆周尺寸。

8. 如权利要求 1 所述的方法,其中间隙的圆周尺寸大于钻孔的圆周尺寸,且其中用于选择性滚镀的光点的相应的圆周尺寸大于间隙的圆周尺寸。

9. 如权利要求 1 所述的方法,其中多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,其中多个基板包括树脂,以及其中用来形成间隙的第一固体铜层或第二固体铜层中至少一个的一部分的去除包括选择性地去除第一固体铜层或第二固体铜层(或铜箔)的一部分直到树脂。

10. 如权利要求 1 所述的方法,其中多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,其中多个基板包括树脂,以及其中用来形成间隙的第一固体铜层或第二固体铜层中至少一个的一部分的去除包括在不暴露树脂的情况下选择性地去除第一固体铜层和/或第二固体铜层中至少一个的一部分。

11. 如权利要求 1 所述的方法,其中只在最外层的一层上生成间隙。
12. 如权利要求 1 所述的方法,其中在两个最外层上都生成间隙
13. 如权利要求 1 所述的方法,其中钻孔是通孔。
14. 如权利要求 1 所述的方法,其中钻探出来的钻孔没有穿过电路板或者电路板子构件的整个厚度。
15. 如权利要求 1 所述的方法,其中光刻胶的图形包括对两个最外层都成像的点。
16. 如权利要求 1 所述的方法,其中光刻胶的图形包括只对最外层中的一层成像的点和对最外层中的另一层成像的电路。
17. 一种制造具有多个电路层的印刷电路板或者印刷电路板子构件的方法,该电路层具有至少一个用来在电路板或者电路板子构件的不同电路层上互连铜图形的孔,该方法包括:
 - 多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件,第一固体铜层和第二固体铜层都分别作为电路板或者电路板子构件的最外层;
 - 钻孔到层压的电路层;
 - 为钻孔去污;
 - 选择性地去除第一固体铜层和 / 或第二固体铜层中至少一个的一部分以形成对应于去污孔的间隙;
 - 金属化具有去污孔和相应的间隙的电路层以金属化去污孔;
 - 在两个最外层都涂上光刻胶;
 - 在带光点的电路层上成型光刻胶以曝光金属化的孔;
 - 利用电解电镀溶液电解铜电镀金属化的孔,以在金属化的孔中将金属化的孔电镀到期望的铜厚度,且利用铜包覆连续地包覆从孔壁到金属化孔周围的间隙的外表面;
 - 剥离光刻胶;
 - 用填充材料填充镀铜孔;
 - 在填充的孔中固化填充材料;
 - 将填充材料和电镀孔周围的间隙中的镀铜包覆平坦化到与第一固体铜层或第二固体铜层中至少一个基本相同的水平;以及
 - 形成传导图像来覆盖具有平坦化的铜包覆的平坦化的孔。
18. 如权利要求 17 所述的方法,其中钻孔电路板的金属化包化学铜电镀间隙和去污孔。
19. 如权利要求 17 所述的方法,其中间隙的圆周尺寸大于钻孔的圆周尺寸,且其中光点的圆周尺寸不小于间隙的圆周尺寸。
20. 如权利要求 17 所述的方法,其中多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成间隙的第一固体铜层或第二固体铜层中至少一个的一部分的去除包括选择性地蚀刻第一固体铜层或第二固体铜层中至少一个的一部分直到树脂。
21. 如权利要求 17 所述的方法,其中多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成间隙的第一固体铜层或第二固体铜层中至少一个的一部分的去除包括在不暴露树脂

的情况下选择性地蚀刻第一固体铜层或第二固体铜层中至少一个的一部分。

22. 一种制造具有多个电路层的印刷电路板或者印刷电路板子构件的方法,该电路层具有至少一个用来在电路板或者电路板子构件的不同电路层上互连铜图形的孔,该方法包括:

多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件,第一固体铜层和第二固体铜层都分别作为电路板或者电路板子构件的最外层;

钻孔到层压的电路层;

为钻孔去污;

金属化具有去污孔的电路层以金属化该孔;

在两个最外层都涂上第一光刻胶;

在带第一光点的电路层上成型第一光刻胶以曝光金属化的孔;

利用电解电镀溶液电解铜电镀金属化的孔,以将金属化的孔电镀到期望的铜厚度;

剥离第一光刻胶;

将电镀孔周围的电镀的第一光点平坦化到与第一固体铜层或第二固体铜层中的至少一个基本相同的水平;

选择性地去除第一固体铜层或第二固体铜层中至少一个的一部分,以形成对应于电镀孔的间隙;

金属化具有电镀孔和间隙的电路层以金属化孔周围的间隙;

在两个最外层都涂上第二光刻胶;

在带第二光点的电路层上成型第二光刻胶以曝光金属化的间隙和孔;

利用电解电镀溶液电解铜电镀金属化的孔,以在金属化的孔中将孔电镀到期望的铜厚度,且利用铜包覆连续地包覆从孔壁到孔周围的间隙的外表面;

剥离第二光刻胶;

用填充材料填充镀铜孔;

在填充的孔中固化填充材料;

将填充材料和电镀孔周围的间隙中的镀铜包覆平坦化到与第一固体铜层和 / 或第二固体铜层中至少一个基本相同的水平;

以及形成传导图像来覆盖具有平坦化的铜包覆的平坦化的孔。

23. 如权利要求 22 所述的方法,其中具有去污孔的电路层的平坦化包括化学铜电镀该去污孔,以及其中具有电镀孔和间隙的电路层的金属化包括化学铜电镀间隙和电镀孔。

24. 如权利要求 22 所述的方法,其中间隙的圆周尺寸大于钻孔的圆周尺寸,且其中第二光点的圆周尺寸不小于间隙的圆周尺寸。

25. 如权利要求 22 所述的方法,其中多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,其中多个基板包括树脂,且其中用来形成间隙的第一固体铜层或第二固体铜层中至少一个的一部分的去除包括选择性地蚀刻第一固体铜层或第二固体铜层中至少一个的一部分直到树脂。

26. 如权利要求 22 所述的方法,其中多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,其中多个基板包括树脂,且其中用来形成间隙的第一固体铜层或第二固体铜层中至少一个的一部分的去除包括在不

暴露树脂的情况下选择性地蚀刻第一固体铜层或第二固体铜层中至少一个的一部分。

具有需要铜包覆电镀的孔的多层印刷线路板

技术领域

[0001] 本发明涉及具有需要铜包覆电镀的孔的多层印刷线路板及其制造方法。

背景技术

[0002] 大部分电子系统包括具有高密度电子互连的印刷线路（或电路）板。一块印刷电路板可包括一个或多个电路芯、衬底或载体。在一具有一个或多个电路载体的印刷电路板的制造方案中，在单个电路载体的相对侧面上制造电子电路（例如垫、电子互连、图形等）以形成一对电路层。然后这些电路板的电路层对通过以下步骤物理和电子地连接以形成印刷电路板：制造粘合剂（或预浸料或导热双面胶），在压力机中堆叠电路层对和粘合剂，固化得到的电路板结构，机械钻出通孔（或激光钻孔），然后用铜材料镀覆通孔以互连电路层对。

[0003] 在某些需要高可靠性的设计中，这些印刷电路板通过用导电油墨（例如由 Dupont 公司制造的 CB100，或者来自不同供应商的等同替代物）或者非导电油墨（例如由 San-Ei Kagaku 有限公司制造的 PHP-900，或者来自不同供应商的等同替代物）填充通孔来形成。这些油墨填充孔比未填充的孔更可靠，因为固化的油墨栓塞物支撑孔壁并使其保持原位。此外，填充导电油墨的孔比未填充的孔更能传导电信号，且散热量更高。

[0004] 然而，这些具有油墨填充孔的印刷电路板仍然存在可靠性问题。这些可靠性问题通常在印刷电路板的组件装配过程中发生，因为这正是印刷电路板暴露在一系列热量的热偏移中的时候。正是在这些热量的热偏移中，在填充有油墨材料的镀覆通孔表面上的导体（例如镀铜帽）能够与电解铜镀覆的孔壁分离，如图 1A、1B、2A 和 2B 中所示。

[0005] 为了有助于减少这种分离，IPC（连接电子工业协会）引入了一些新的称为“包覆镀层厚度”的要求（IPC-6012B 修正 1-2006 年 12 月针对固体印刷板的规格和性能说明书）。该包覆的铜的确有助于减少表面导体与具有滚镀铜的孔之间的分离的发生，如图 3 和 4 所示。

[0006] 然而，包覆镀层厚度并不能完全消除电路板失效的发生，例如如图 5 和 6 所示，表面导体与具有滚镀铜的孔的分离。在 PCB 制造工业中一直不断地努力在包覆厚度和板的设计（例如线宽度、特征之间的距离、任意导电层上需要的包覆数）之间创建平衡。这些电路板失效发生的主要原因在于：

[0007] 1. 由于板上不一致的镀层厚度分布导致板上不一致的包覆厚度。

[0008] 2. 为了从板的表面上除去过量的填孔材料，由于板上填孔工艺后不一致的平面化而在板上留下不一致的包覆厚度。

[0009] 同时，包覆镀层厚度使其很难且几乎不可能制造出一些具有连续层压周期的设计和 / 或具有多个起始于公共导体层的盲孔的设计。每个包覆工艺都使表面镀铜增加了约 0.0005"。表面镀铜的这一增加减小了痕迹之间的间距，限制了在具有包覆镀层的层上制造出具有紧密间距的细导线的的能力。

[0010] 此外，在通孔填充油墨并固化后，需要使填充导电或非导电油墨的孔平坦化（变

平)。有时候,该平坦化操作去除了先前镀覆的包覆铜。按照 IPC-6012B,没有包覆铜的印刷电路板容易被拒用。这一状况使得印刷电路板容易具有与孔壁分离的铜镀帽,如图 1 和 2 所示。不幸地,如上所述,在组件装配工艺中可能发生该帽与孔壁的分

发明内容

[0011] 本发明的实施方式的多个方面针对方法、系统和 / 或装置 (1), 来增强具有 (需要) 填孔的印刷电路板的孔的包覆镀层的连贯性, 从而给印刷电路板提供额外的可靠性, 和 / 或使得印刷电路板的设计者和 / 或制造者能够设计和制造具有相对好的特性和 / 或紧凑的几何尺寸的板。

[0012] 在本发明的一个实施方式中, 参照图 16A 和 16B, 一块印刷电路板上设置有多个与通孔相比较大的蚀刻间隙 (FLAT-WRAP™ (DDI 公司商标) 工序 S2), 其后是用来连接在印刷电路板的

不同层上的铜图形的通孔 (FLAT-WRAP™ 工序 S3) 的形成。在化学镀铜 (或电镀) (FLAT-WRAP™ 工序 S4) 以在通孔内和通孔周围的蚀刻间隙内提供传导表面后, 通孔 (FLAT-WRAP™ 工序 S5) 使用比 FLAT-WRAP™ 工序 S2 中蚀刻间隙大的点图案 (或点) 成像, 且在通孔壁 (FLAT-WRAP™ 工序 S6) 上根据 IPC 或按照需要电镀到期望的厚度。在此, 抗蚀剂剥离后 (FLAT-WRAP™ 工序 S7), 该成像的且镀覆的通孔填充导电的或非导电的填充材料 (FLAT-WRAP™ 工序 S8) 并固化。在固化后, 平坦化填充的通孔 (FLAT-WRAP™ 工序 S9), 以去除多余的填充材料和在通孔和蚀刻间隙周围的固体铜层上电镀的铜点, 直到铜表面的水平。在填充和平坦化到表面铜水平后, 通孔通过化学镀铜工艺处理, 从而金属化填充材料, 成像的且电解的铜电镀以形成在整个通孔上的帽, 通孔包括镀铜包覆和填充材料。与在工业中采用的现有方法相比, 本发明的这一实施方式增强了整个板表面上的包覆厚度的连贯性, 从而给印刷电路板提供了额外的可靠性。

[0013] 在本发明的一个实施方式中, 提供一种制造具有多个电路层的印刷电路板的方法, 具有通孔用来连接在印刷电路板不同层上的铜图形。该方法包括给至少一个具有电解铜镀层的通孔提供一致厚度的包覆镀层, 填充和平面化, 然后在填充滚镀通孔上形成一个表面导体 (或帽)。

[0014] 在本发明的一个实施方式中, 提供一种通过使用特殊的箔 (例如, 日本三菱, 涂底漆的箔, 或者相当的箔) 来制造具有多个电路层的印刷电路板的方法, 以便增强包覆镀层与通孔周围的蚀刻间隙中的树脂表面的结合强度。

[0015] 本发明的一个实施方式提供一种制造具有多个电路层的印刷电路板或者印刷电路板的子构件的方法, 该电路层具有至少一个用来在电路板或者电路板的子构件的不同电路层上互相连接铜图形的孔。该方法包括: 多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件, 第一固体铜层和第二固体铜层分别作为电路板或者电路板子构件的最外层; 选择性地去除第一固体铜层和 / 或第二固体铜层的一部分以形成用来钻孔的间隙; 在间隙处钻孔到层压的电路层; 金属化具有钻孔的电路层以金属化孔; 在两个最外层都涂上光刻胶; 在带光点的电路层上成型光刻胶以曝光间隙和金属化的孔; 利用电解电镀溶液电解铜电镀金属化的孔, 以将金属化的孔电镀到期望的铜厚度, 利用铜包覆连续地包覆从孔壁到金属化孔周围的间隙中的外表面; 剥离光刻胶; 用填充材料填充铜镀孔; 在填充的孔中固化填充材料; 将填充材料和电镀孔周围的间隙中的镀铜包覆

平坦化到与第一固体铜层和 / 或第二固体铜层水平基本相同的水平 ; 并形成传导图像来覆盖填充的和平坦化的孔以及平坦化的铜包覆。在此, 该孔可以是但不限于, 通过机械钻孔的钻孔, 激光钻孔, 或者机械钻孔和激光钻孔的结合, 或者喷水钻孔。

[0016] 该方法还可以包括, 在金属化的间隙处钻孔到层压的电路层之前, 金属化具有间隙的电路板以金属化间隙。该具有间隙的电路层的金属化可以包括通过使用去污工序对间隙化学镀铜。可替代地, 具有间隙的电路层的金属化可以包括在不使用去污工序的情况下对间隙化学镀铜。

[0017] 在一个实施方式中, 金属化具有钻孔的钻孔电路层, 从而金属化孔, 该方法包括给该钻孔去污 (去污工序) 以及对去污的孔化学镀铜。

[0018] 在一个实施方式中, 间隙的圆周尺寸大于钻孔的圆周尺寸。在一个实施方式中, 光点的圆周尺寸不小于间隙的圆周尺寸。在一个实施方式中, 间隙的圆周尺寸大于钻孔的圆周尺寸, 且用于选择性滚镀的光点的相应圆周尺寸大于间隙圆周的尺寸。

[0019] 在一个实施方式中, 多个电路层的层压包括多个基板互相层压, 多个基板中的每一个插入到多个电路层中的一层以及相应一层之间, 多个基板包括树脂, 且用来形成间隙的铜箔的去除包括选择性地去除铜箔直到树脂。

[0020] 在一个实施方式中, 只在最外层的一层上生成间隙。在替代的实施方式中, 在两个最外层上都生成间隙。

[0021] 在一个实施方式中, 钻孔是通孔。在替代的实施方式中, 钻出的钻孔没有穿过电路板或者电路板子构件的整个厚度。

[0022] 在一个实施方式中, 光刻胶的图形包括对两个最外层都成像的点。在替代的实施方式中, 该光刻胶的图形包括仅对最外层中的一层成像的点和对最外层的另一层成像的电路。

[0023] 在一个实施方式中, 多个电路层的层压包括多个基板互相层压, 多个基板中的每一个插入到多个电路层中的一层和相应一层之间, 多个基板包括树脂, 且用来形成间隙的铜箔的去除包括在不暴露树脂的情况下选择性地去除铜箔。

[0024] 本发明的另一个实施方式提供一种制造具有多个电路层的印刷电路板或者印刷电路板的子构件的方法, 电路层具有至少一个用来在电路板或者电路板的子构件的不同电路层上互连铜图形的孔。该方法包括 : 多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件, 第一固体铜层和第二固体铜层都分别作为电路板的最外层 ; 钻孔到层压的电路层 ; 为钻孔去污 ; 选择性地去除第一固体铜层和 / 或第二固体铜层的一部分, 以形成对应于去污的孔的间隙 ; 金属化具有去污的孔和相应的间隙的电路层以金属化去污的孔 ; 在两个最外层都涂上光刻胶 ; 在带光点的电路层上成型光刻胶以曝光金属化的孔 ; 利用电解电镀溶液电解铜电镀金属化的孔, 以在金属化的孔中将金属化的孔电镀到期望的铜厚度, 并且利用铜包覆连续地包覆从孔壁到金属化孔周围的间隙的外表面 ; 剥离光刻胶 ; 用填充材料填充镀铜孔 ; 在填充的孔中固化填充材料 ; 平坦化填充材料和电镀孔周围的间隙中的镀铜包覆, 直到与第一固体铜层和 / 或第二固体铜层的水平基本相同的水平 ; 以及形成传导图像来覆盖具有平坦化的铜包覆的填充的和平坦化的孔。

[0025] 在一个实施方式中, 钻孔电路层的金属化包括化学镀铜间隙和去污的孔。

[0026] 在一个实施方式中, 间隙的圆周尺寸大于所钻通孔的圆周尺寸, 且其中光点的圆

周尺寸不小于间隙的圆周尺寸。

[0027] 本发明的另一个实施方式提供一种制造具有多个电路层的印刷电路板或者印刷电路板子构件的方法,电路层具有至少一个用来在电路板或者电路板子构件的不同电路层上互连铜图形的孔。该方法包括:多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件,第一固体铜层和第二固体铜层都分别作为电路板的最外层;钻孔到层压的电路层;为钻孔去污;金属化具有去污的孔的电路层以金属化该孔;在两个最外层都涂上第一光刻胶;在具有第一光点的电路层上成型第一光刻胶来曝光金属化的孔;利用电解电镀溶液电解铜电镀金属化的孔,以将金属化的孔电镀到期望的铜厚度;剥离第一光刻胶;平坦化围绕电镀孔的电镀的第一光点,直到与第一固体铜层或第二固体铜层中的至少一个水平基本相同的水平;选择性地去除第一固体铜层或第二固体铜层中至少一个的一部分,以形成对应于电镀孔的间隙;金属化具有电镀孔和间隙的电路层,以金属化孔周围的间隙;在两个最外层都涂上第二光刻胶;在具有第二光点的电路层上成型第二光刻胶以曝光金属化的间隙和孔;利用电解电镀溶液电解铜电镀金属化的孔,以在金属化的孔中将孔电镀到期望的铜厚度,且利用铜包覆连续地包覆从孔壁到孔周围的间隙中的外表面;剥离第二光刻胶;用填充材料填充电镀孔,且在填充的孔中固化填充材料;平坦化该填充材料和电镀孔周围的间隙中的电镀包覆,直到与第一固体铜层和/或第二固体铜层中至少一个水平基本相同的水平;以及形成传导图像来覆盖具有平坦化的铜包覆的填充的和平坦化的孔。

[0028] 在一个实施方式中,具有去污的孔的电路板的金属化包括化学镀铜该去污的孔,具有电镀孔和间隙的电路层的金属化包括化学镀铜间隙和电镀孔。

[0029] 在一个实施方式中,间隙的圆周尺寸大于钻孔的圆周尺寸,且第二光点的圆周尺寸不小于间隙的圆周尺寸。

[0030] 在一个实施方式中,多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成间隙的第一固体铜层或第二固体铜层(或铜箔)的一部分的去除包括选择性地将第一固体铜层或第二固体铜层(或铜箔)去除到树脂。

[0031] 在本发明的一个实施方式中,多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成间隙的第一固体铜层和/或第二固体铜层(或铜箔)的一部分的去除包括在不暴露树脂的情况下选择性地去除第一固体铜层和/或第二固体铜层(或铜箔)的一部分。

附图说明

[0032] 附图与说明书一起,说明本发明的示例性实施方式,并连同说明书,用于解释本发明的原理。

[0033] 专利或专利申请文件中包含至少一个以彩色形式提供的附图/图片。在提出要求并缴纳必须费用之后,国际局将提供带有彩色附图/图片的专利或专利申请公布的副本。

[0034] 图 1A、1B、2A 和 2B 示出了一个电镀通孔,该电镀通孔在通孔的膝(knee)处的箔上具有不同程度地包覆电镀并且填充有油墨材料,其可以与电解铜电镀孔壁分离。

[0035] 图 3 和 4 示出了包覆在箔上的包覆铜有助于减少表面导体与带有滚镀铜的孔的分

离的发生,然而增加了表面铜的厚度,这使得制造某些紧凑的几何设计有难度。

[0036] 图 5 和 6 是示出了较低的包覆电镀厚度没有完全消除表面导体与带有滚镀铜的孔的分离的发生。由于较紧密的设计和几何尺寸,通常选择较低的包覆电镀。

[0037] 图 7A、7B 和 7C 示出了包括层压在电路板相对侧的铜箔的电路板。

[0038] 图 8A、8B 示出了印刷的电路板,并且其被选择性蚀刻以形成用于填充孔钻孔的间隙。

[0039] 图 9A、9B 和 9C 示出了填充孔,该孔在蚀刻间隙通过电路板钻出。

[0040] 图 10 示出了通过化学镀铜加工之后的钻孔和间隙以及与钻孔对应的光点成像图形。

[0041] 图 11A、11B 和 11C 示出了选择性滚镀(或者滚镀)来在通孔中电镀需要的铜厚度。

[0042] 图 12A 和 12B 是示出了在填充导电的或非导电的浆料(或材料)之后的通孔。

[0043] 图 13A 和 13B 示出了过量的材料(例如,该镀铜和填充浆料)平坦化到起始表面铜水平的情形(工艺流程 S8,图 13A 和 13B)。

[0044] 图 14A、14B 和 14C 示出了没有热应力的具有 FLAT-WRAP™ 的通孔的实施方式。

[0045] 图 15A、15B 和 15C 示出了每个在 550F 在 5X 热应力作用 10 秒的具有 FLAT-WRAP™ 的通孔的实施方式。

[0046] 图 16A 和 16B 根据本发明的实施方式说明了用于制造具有连接电路板不同层的图形的通孔的印刷线路的工艺流程。

[0047] 图 17 根据比较实施例示出了,在三个不同的填充通孔的共同层的包覆电镀过程中,箔上堆积的铜厚度。

[0048] 图 18 根据本发明的一个实施方式示出了,在三个不同的填充通孔的共同层的包覆电镀过程中,箔上无堆积的铜厚度。包覆电镀厚度和起始表面铜厚度的高度相同(或基本相同)。

[0049] 图 19A 和 19B 根据本发明的另一实施方式说明了用于制造具有连接电路板不同层的图形的通孔的印刷电路的工艺流程。

[0050] 图 20A 和 20B 根据本发明的另一实施方式说明了用于制造具有连接电路板不同层的图形的通孔的印刷电路的工艺流程。

[0051] 图 21A、21B 和 21C 根据本发明的另一实施方式说明了用于制造具有连接电路板不同层的图形的通孔的印刷电路的工艺流程。

[0052] 图 22、23、24、25、26 和 27 示出了在首先钻出填充的孔后,用于 FLAT-WRAP™ 的可控蚀刻铜工艺。

具体实施方式

[0053] 在以下详细说明中,通过说明只示出和描述了本发明的特定的例示性实施方式。本领域技术人员知晓,描述的实施方式可以以不同的方式进行修改,这些都没有脱离本发明的精神或范围。因此,附图和描述是说明性的而不是限制性的。

[0054] 在本发明的上下文中,孔指通孔、盲孔、埋孔、和/或微孔和/或孔。此外,金属化涉及化学镀铜(或化学铜包覆)或使用例如 Shadow 工序(电化学公司)、蚀刻工序(Mcdermid 公司)、Dylex 工序(Okuno 化学)等的替代的金属化工序。

[0055] 在此, 钻孔并镀铜, 达到印刷电路板中最小要求的孔壁厚度, 从而连接不同层上的铜图形。在一个实施方式中, 通过使用机械钻头的机械钻孔 (替代的例如激光钻孔) 以形成一个或多个孔。一些非组件孔填充导电的或非导电的填充材料。这样做是为了提供额外的可靠性并提高这些孔的热性能。在一些早期的表面导体与滚镀铜分离的失败之后, IPC 推出特定的包覆电镀要求以便增加填充孔的可靠性。这些包覆要求促使制造商添加额外的铜来增加表面铜厚度, 这反过来使制造具有更好、更紧凑特性的板变得困难。本发明的一个实施方式提供了一种替代方法, 在维持表面铜厚度非常接近起始表面铜厚度时, 来围绕孔的膝 (knee) 包覆铜。这样做是用来改进可制造性并增加具有满足要求的孔的印刷电路板的可靠性, 在本发明的一个实施方式中, 包覆的镀层具有和经过孔填充和平坦化后留在表面的表面铜相同 (或大致相同) 的厚度。在本发明的另一个实施方式中, 该起始表面铜可以选自任何合适厚度的从 1/8 盎司到 1/4 盎司的铜箔。然而在本发明的另一个实施方式中, 铜箔层厚度将从 3/8 盎司、1/2 盎司、3/4 盎司或 1 盎司中选择。

[0056] 在本发明的一个实施方式中, 印刷电路板包括一个或多个电路核心、基板或载体。在一个用于具有一个或多个电路载体的印刷电路板的制造方案中, 电子线路 (例如, 垫, 电子互接等) 被加工到独立的电路载体的相对侧以形成电路层对。这些电路板的电路层对可以随后通过使用粘合剂 (或预浸料, 或导热双面胶) 而物理地以及电子地连接以形成印刷电路板, 堆叠电路层对并且让粘合剂承受一定压力, 固化得到的电路板结构, 钻孔, 随后使用铜来电镀孔, 下面将进行更详细的描述, 由此来互连电路层对。

[0057] 在一个实施方式中, 印刷电路板包括至少 4 个电路层。在一个实施方式中, 印刷电路板包括至少 5 个电路层。在一个实施方式中, 印刷电路板包括至少 6 个电路层。在一个实施方式中, 印刷电路板包括至少 7 个电路层。在一个实施方式中, 印刷电路板包括至少 8 个电路层。

[0058] 此外, 根据本发明的一个实施方式的印刷电路板包括多个基板, 该多个基板中的每个插入多个电路层的一层和相应一层之间。在此, 在一个实施方式中, 多个基板中的一个或多个包括选自包含金属、陶瓷、FR4、GPY 和它们的组合的组的核心材料。

[0059] 在一个实施例中, 具有一个包覆镀层厚度的层压操作后的制造方法步骤如下:

- [0060] 1、钻孔;
- [0061] 2、化学镀铜;
- [0062] 3、整板电镀 (0.0004" -0.0008")- 用于包覆铜;
- [0063] 4、清洗 / 再次化学镀铜;
- [0064] 5、涂抗蚀剂;
- [0065] 6、光照 (点图形) 孔;
- [0066] 7、电镀 - 达到最终的客户电镀厚度要求;
- [0067] 8、剥离抗蚀剂;
- [0068] 9、填充 - 导电的或非导电的;
- [0069] 10、平坦化 - 注意最小化包覆镀层的减少;
- [0070] 11、化学镀铜 - 来金属化帽;
- [0071] 12、涂抗蚀剂;
- [0072] 13、光照 - 成像导体图形;

[0073] 14、镀层成像；

[0074] 15、剥离抗蚀剂；

[0075] 16、蚀刻

[0076] 本发明的一个实施方式消除了表面铜之上的额外的镀铜厚度，并在印刷电路板的整个表面上提供了更加一致的包覆镀层厚度，如图 14 和 15 所示。这有助于在表层导体的铜和电镀孔壁的铜之间的连接保持在适当位置，使得制造具有更好特性以及更紧凑几何尺寸的板成为可能。

[0077] 图 17 和 18 示出了在根据比较实施例的通过包覆镀覆工艺形成的印刷电路板和根据本发明的一实施方式通过 FLAT-WRAP™ 电镀工艺形成的印刷电路板之间总的铜厚度的示意性的差别。在图 18 中，包覆镀层厚度和起始表面铜厚度处于相同的（或者基本相同的）高度。在一个实施方式中，铜包覆的水平在相应层的起始表面铜厚度的大约 +0.0002" 到 -0.0002" 的范围内。

[0078] 参照图 14A、14B 和 14C，本发明的一个实施方式提供一个或多个具有包覆镀层的电镀通孔，该包覆镀层不含有在起始第一固体铜层和 / 或第二固体铜层之上的任何附加铜堆积。随后通过在滚镀的并填充的通孔上增加化学镀铜以及随后的电镀电解铜，表层导体（或帽）在表面上产生。更详细地，图 14A、14B 和 14C 示出了在热压制前（无热应力）铜附近的具有 FLAT-WRAP™ (DDI 公司的商标) 的通孔。

[0079] 由于连贯的且稳定的包覆铜厚度，即使在极端的热应力条件下，表层导体也不和电镀的且填充的通孔的孔壁分隔开。也就是说，图 15A、15B 和 15C 示出了经过热压制的（在 550F、5X 热应力每次热压制 10 分钟）具有 FLAT-WRAP™ 的通孔。从图 15A、15B 和 15C 中可以看出，铜周边的具有 FLAT-WRAP™ 的通孔在铜帽没有显示出任何磨损，该铜帽结合到填充有填充材料的通孔的电镀孔壁上。

[0080] 结合到镀铜筒的铜帽中没有磨损的原因是由于本发明的实施方式最大化（或增加）包覆镀层厚度而没有为设计考虑而妥协。从另一个角度说，如图 14A、14B、14C、15A、15B 和 15C 中所示，本发明的实施方式提供连贯的（或一致的）具有相对高强度的包覆镀层厚度。

[0081] 鉴于前述情形，本发明实施方式不只提供具有最大化（或增加）的包覆镀层厚度的更好强度，还为设计者和制造者提供了无尽的机会，使设计者可以设计并使制造者可以制造具有相对更好的线路和更紧凑的几何尺寸的印刷电路板。

[0082] 本发明的实施方式提供以下一些好处：

[0083] 1. 连续的包覆镀层厚度与表面箔厚度相匹配。在一个实施方式中，连续的包覆镀层厚度（或铜包覆）的水平在相应铜层的起始箔厚度的大约 +0.0002" 到 -0.0002" 的范围内。

[0084] 2. 由于板的整个表面上的均匀的包覆镀层厚度而提高的可靠性。

[0085] 3. 在用来填充通孔的共同层上多个包覆镀覆时无表面铜厚度堆积。

[0086] 4. 均匀的表面铜有助于制造具有好的线路和更紧凑的几何尺寸的设计。

[0087] 5. 不需要表面板电镀就可以完成在起始箔厚度上所需要的包覆，这有助于填充工序后的平坦化，因为在板的整个表面上的铜是均匀的。

[0088] 6. 不需要表面板电镀就可以完成在起始箔厚度上所需要的包覆，这消除了铜厚度

分布问题,带来技术提升并且由于改进的蚀刻增加了产量。

[0089] 7. 无表面铜厚度堆积在起始箔厚度上,这使得环境改善并节约成本。

[0090] 8. 具有铜填充孔的镀层上的阻抗值一致。这是由于最小量的铜以及通过本发明的实施方式获得的更均衡的表层电镀分布。

[0091] 9. 在外侧下的镀层和随后的层压层之间的所有层压下的电介质厚度得到改善。

[0092] 10. 在包覆镀层之上的较低的且均匀的铜厚度有助于减少总体的板的厚度并且同样减少板厚度的公差变化。

[0093] 11. 生产更紧凑的设计的能力有助于设计者设计更紧凑尺寸的板。

[0094] 在本发明的一个实施方式中并参照图 16A 和 16B,层压后的制造方法步骤如下:

[0095] 1. 在此,示出的层压的电路板包括在电路板相对侧的铜箔。(工艺流程步骤 S1,图 7A、7B 和 7C)。在一个实施方式中,在两个铜箔之间的电路板的核心材料由陶瓷或绝缘材料制成(例如,FR4、LCP、聚醯胺短纤席材、BT、GPY,比如聚四氟乙烯、热传导碳(stablecor)、不含卤素等,其中 GPY 是不符合 FR4 分类的层压材料,比如聚酰亚胺、氮杂环丙烷固化环氧树脂、双马来酰亚胺、以及其它电子级的层压件)。然而本发明并不局限于此。同样地,在一个实施方式中,如图 7B 中所示的,基板上的铜箔具有大约 0.00071" (H Oz.) 的厚度。然而,本发明并不局限于此。

[0096] 2. 随后电路板点图像印刷并选择性铜蚀刻以形成用于钻填充通孔的点间隙。在一个实施方式中,蚀刻的点间隙尺寸(或直径)比填充通孔大。(工艺流程步骤 S2,图 8A 和 8B)

[0097] 3. 随后在蚀刻间隙穿过电路板钻出通孔。在一个实施方式中,钻出的通孔尺寸(或直径)比蚀刻间隙小。(工艺流程步骤 S3,图 9A、9B 和 9C)

[0098] 4. 随后进行化学镀铜(或化学铜包覆)以金属化通孔和蚀刻间隙。(工艺流程步骤 S4,图 10)

[0099] 5. 随后形成光点图形(或点)以和通孔相对应。在一个实施方式中,点尺寸(或直径)比选择性蚀刻间隙大。(工艺流程步骤 S5,图 10)

[0100] 6. 随后执行滚镀(或滚镀覆)以在通孔中电镀出需要的铜厚度。(工艺流程步骤 S6,图 11A、11B 和 11C)

[0101] 7. 用来形成上面的点图形的抗蚀剂随后从电路板剥离。(工艺流程步骤 S7)

[0102] 8. 随后通孔填充导电的或非导电的浆料(或材料)。(工艺流程步骤 S8,图 12A 和 12B)

[0103] 9. 过量的材料(例如,镀铜和填充的浆料)随后平坦化到表层铜/铜箔水平。(工艺流程步骤 S9,图 13A 和 13B)。在一个实施方式中,铜包覆的水平平坦化到相应铜层的起始表面铜/起始铜箔层的大约 +0.0002" 到 -0.0002" 的范围内。

[0104] 10. 随后电路板通过化学镀铜再次加工,由此金属化填充材料以形成帽。

[0105] 11. 其它的光刻胶应用在电路板上并成型,以形成包括在填充通孔上的帽图像的线路图像。

[0106] 12. 随后线路图像电镀、抗蚀剂剥离以及蚀刻,由此形成包括在填充通孔上的铜帽的线路。(工艺流程步骤 S10,图 14A、14B 和 14C)

[0107] 在一个实施方式中,化学镀铜(或化学铜包覆)包括四个基本操作:清洗、活化、加

速和沉积。此外,还可以在沉积后执行抗变色淋浴。

[0108] 更详细地,清洗操作开始于清洗一调节器,该清洗-调节器设计用来去除有机物并调节用于随后催化剂摄取的具有一个或多个通孔的多个电路层(或电路板)。该清洗一调节器可以包括一碱性溶液。

[0109] 通过催化剂和两个工艺槽的使用可以执行活化和加速操作。也就是说,预浸入槽用于激活或催化剂浴的带入保护,并且通常包含盐酸和可能的氯化锡或氯化钠。激活或催化剂浴包括盐酸、氯化锡和/或氯化钼。 $+2$ 价锡离子将 $+2$ 价铅还原为铅,其沉淀在具有一个或多个通孔的多个电路层上。残余的 $+2$ 价锡和 $+4$ 价锡通过加速剂选择性移除(也称为后活化剂)。合适的加速剂包括氟硼酸和/或具有联氨的硫酸。

[0110] 化学镀铜化学的主要成分是氢氧化钠、甲醛、乙二胺四乙酸(或其它螯合剂),以及铜盐。在复杂反应中,通过钯催化,甲醛将铜离子还原到金属铜。

[0111] 本发明的一个实施方式,滚镀(或镀覆)是基于正电荷导电性和电镀金属(例如铜)和电子的反应的电解铜电镀工艺。

[0112] 镀铜过程由四个重要部分组成:

[0113] 1. 阴极-电解中的负极,其中生成负电子并且释放阳离子;物体(也就是电路板)将被电镀;

[0114] 2. 阳极-电解中的正极,其中释放阴离子并且生成阳离子;它和电镀金属是相同的材料;

[0115] 3. 电解液-导电介质,其中电流的流动和物质(例如,水溶液如酸、碱和盐)的运动在一起;

[0116] 4. 直流电-从阳极流到阴极的电流。

[0117] 在此,在电镀过程中,直流电通过电解液从阳极经过的同时,将电镀金属的阳离子带到阴极。随后阳离子与阴极产生的阴电子结合并转化为金属涂层。金属涂层结合到阴极,这样电镀过程完成。

[0118] 在本发明的另一个实施方式中,参照图 19A、19B、20A 和 20B,层压后的制造方法步骤如下:

[0119] 1. 在此,示出的层压的电路板包括形成在电路板两侧的铜箔。(工艺流程步骤 S1'、S1'',图 7A、7B 和 7C)。在一个实施方式中,在两个铜箔之间的电路板的核心材料由陶瓷或绝缘材料制成(例如,FR4、LCP、聚酰胺短纤席材、BT、GPY,比如聚四氟乙烯、热传导碳(stablecor)、不含卤素等,其中 GPY 是不符合 FR4 分类的层压板,比如聚酰亚胺、氮杂环氧丙烷固化环氧树脂、双马来酰亚胺、以及其它电子级的层压件)。然而本发明并不局限于此。同样地,在一个实施方式中,如图 7B 中所示的,基板上的铜箔具有大约 $0.00071''$ ($H\ 0z.$) 的厚度。然而,本发明并不局限于此。

[0120] 2. 随后电路板点图像印刷和选择性铜蚀刻,以形成用于钻填充通孔的点间隙。在一个实施方式中,蚀刻的点间隙尺寸(或直径)比填充通孔大。(工艺流程步骤 S2'、S2'',图 8A 和 8B)

[0121] 3. 随后蚀刻间隙金属化,通过没有去污工序的化学镀铜工序(工艺流程步骤 S3',图 19A)或使用 Shadow 工序(电化学公司)的替代金属化工序(工艺流程步骤 S3'',图 20A)、其后是铜电镀的没有去污工序的蚀刻工序(McDermid 公司)等,来完成用于

Shadow 或蚀刻工序的金属化工序。

[0122] 4. 随后在蚀刻的且金属化的间隙穿过电路板钻出通孔。在一个实施方式中,钻出的通孔尺寸(或直径)比蚀刻的且金属化的间隙小(工艺流程步骤 S4', S4'')

[0123] 5. 随后用化学镀铜(或化学铜包覆)金属化通孔和蚀刻间隙(工艺流程步骤 S5', 图 19A、图 10)或者使用替代的金属化工序(工艺流程步骤 S5'', 图 20A)金属化通孔,该替代的金属化工序使用 Shadow 工序(电化学)、蚀刻工序(McDermid 公司)等。

[0124] 6. 随后形成和通孔对应的光点图形(或点)。在一个实施方式中,点尺寸(或直径)比选择的蚀刻间隙大。(工艺流程步骤 S6'、S6'', 图 10)

[0125] 7. 随后执行滚镀(或滚镀覆)以在通孔中电镀需要的铜厚度。(工艺流程步骤 S7'、S7'', 图 11A、11B 和 11C)

[0126] 8. 随后从电路板剥离用来形成上面的点图形的抗蚀剂。(工艺流程步骤 S8'、S8'')

[0127] 9. 随后用导电的或非导电的浆料(或材料)填充通孔。(工艺流程步骤 S9'、S9'', 图 12A 和 12B)

[0128] 10. 过量的材料(例如,镀铜和填充的浆料)随后平坦化到铜箔水平。(工艺流程步骤 S10'、S10'', 图 13A 和 13B)。在一个实施方式中,铜包覆的水平的平坦化到相应铜层的起始铜箔厚度的大约 +0.0002" 到 -0.0002" 的范围内。

[0129] 11. 随后电路板通过再次化学镀铜来加工,以金属化填充材料以形成帽。

[0130] 12. 将另一光刻胶应用在电路板上并且成型,以形成包括在填充通孔上的帽的图像的线路图像。

[0131] 13. 随后线路图像电镀、抗蚀剂剥离以及蚀刻,由此形成包括在填充通孔上的铜帽的线路。(工艺流程步骤 S11'、S11'', 图 14A、14B 和 14C)

[0132] 在本发明的另一个实施方式中,参照图 21A、21B 和 21C,层压后的制造方法步骤如下:

[0133] 1. 在此,示出的层压的电路板包括形成在电路板的相对侧的铜箔。(工艺流程步骤 S1''', 图 7A、7B 和 7C)。在一个实施方式中,在两个铜箔之间的电路板的核心材料由陶瓷或绝缘材料制成(例如,FR4、LCP、聚酰胺短纤席材、BT、GPY,比如聚四氟乙烯、热传导碳(stablecor)、不含卤素等,其中 GPY 是不属于 FR4 分类的层压板,比如氮杂环丙烷固化环氧树脂、双马来酰亚胺、以及其它电子级的层压件)。然而本发明并不局限于此。同样地,在一个实施方式中,如图 7B 中显示的,基片上的铜箔具有大约 0.00071" (H 0z.) 的厚度。然而,本发明并不局限于此。

[0134] 2. 随后穿过电路板钻出通孔。(工艺流程步骤 S2''')。

[0135] 3. 随后执行具有去污(去污工序)的化学镀铜(或化学铜包覆)以金属化通孔;或为通孔去污并使用替代的金属化工序(工艺流程步骤 S3''')金属化,该替代的金属化工序使用 Shadow 工序(电化学)、蚀刻工序(McDermid 公司)等

[0136] 4. 随后第一光点图形(或第一点)形成以与通孔相对应。(工艺流程步骤 S4''')

[0137] 5. 随后执行滚镀(或槽镀覆)以在通孔中电镀需要的铜厚度。(工艺流程步骤 S5''')

[0138] 6. 随后从电路板剥离用来形成上面的点图形的抗蚀剂。(工艺流程步骤 S6''')

[0139] 7. 过量的材料（例如，镀铜和填充的浆料）随后平坦化到表层铜 / 铜箔水平。（工艺流程步骤 S7'' ' ）。在一个实施方式中，电镀第一点的水平的平坦化到相应铜层的起始表面铜 / 箔厚度的大约 +0.0002" 到 -0.0002" 的范围内。

[0140] 8. 随后电路板点图像印刷和选择性铜蚀刻，以形成点间隙与电镀通孔相对应。在一个实施方式中，蚀刻的点间隙尺寸（或直径）比通孔大。（工艺流程步骤 S8'' ' ）。

[0141] 9. 随后蚀刻间隙被金属化，通过无去污工序的化学镀铜工序或使用 Shadow 工序（电化学公司）的替代金属化工序（工艺流程步骤 S9'' ' ）、其后是铜电镀的无去污工序的蚀刻工序（McDermid 公司），来完成用于 Shadow 或蚀刻工序的金属化工序。

[0142] 10. 随后第二光点图形（或第二点）形成以和通孔对应。在一个实施方式中，该点尺寸（或直径）比选择性蚀刻的间隙大。（工艺流程步骤 S10'' ' ）。

[0143] 11. 随后执行滚镀（或滚镀覆）以在通孔中电镀需要的铜厚度，该通孔具有连续地包覆从孔壁到外表面和孔周围的间隙中的铜包覆。（工艺流程步骤 S11'' ' ）。

[0144] 12. 随后从电路板剥离用来形成上面的第二点图形的抗蚀剂。（工艺流程步骤 S12'' ' ）。

[0145] 13. 随后通孔用导电的或非导电的浆料（或材料）填充。（工艺流程步骤 S13'' ' ）。

[0146] 14. 过量的材料（例如，镀铜和填充的浆料）随后平坦化到表面铜 / 铜箔的水平。（工艺流程步骤 S15'' ' ）。在一个实施方式中，铜包覆的水平被平面化到相应铜层的起始表面铜 / 箔厚度的大约 +0.0002" 到 -0.0002" 范围内。

[0147] 15. 随后电路板通过再次化学镀铜加工来金属化填充材料，由此形成帽。

[0148] 16. 将另一光刻胶应用在电路板上并且成型，以形成包括在填充通孔上的帽图像的线路图像。

[0149] 17. 随后线路图像电镀、抗蚀剂剥离以及蚀刻，以形成包括在填充通孔上的铜帽的线路。（工艺流程步骤 S15'' ' ）。

[0150] 更详细地，参照图 16A、16B、18、19A、19B、20A 和 20B，本发明的一个实施方式提供一种制造具有多个电路层的印刷电路板或者印刷电路板子构件的方法，该电路层具有至少一个用来在电路板或者电路板子构件的不同电路层上互连铜图形的孔。该方法包括：多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件，第一固体铜层和第二固体铜层都分别作为电路板或者电路板子构件的最外层；选择性地去除第一固体铜层和 / 或第二固体铜层的一部分以形成用来钻孔的间隙；在间隙处钻孔到层压的电路层；金属化具有钻孔的电路层以金属化该孔；在两个最外层都涂上光刻胶；在带光点的电路层上成型光刻胶以曝光间隙和金属化的孔；利用电解电镀溶液电解铜电镀金属化的孔，以在金属化的孔中电镀金属化的孔达到期望的铜厚度，且利用铜包覆连续地包覆从孔壁到金属化孔周围的间隙的外表面；剥离光刻胶；用填充材料填充镀铜孔；在填充的孔中固化填充材料；将该填充材料和电镀孔周围的间隙中的镀铜包覆平坦化到与第一固体铜层和 / 或第二固体铜层平面基本相同的水平（或铜箔的水平）；以及形成传导图像来覆盖具有平坦化的铜包覆的平坦化的孔。在此，该孔可以通过机械钻探的孔，激光钻孔，或者机械和激光钻孔的结合，或者喷水钻孔，但不局限于此。

[0151] 参照图 19A 和 20A，在一个实施方式中，该方法包括金属化具有间隙的电路层以金属化间隙，之后，在金属化的间隙处钻孔到层压的电路层。该具有间隙的电路层的金属化可

以包括通过使用去污工序化学铜电镀间隙。可替代地,具有间隙的电路层的金属化包括不使用去污工序的化学铜电镀间隙。

[0152] 现在重新参照图 16A,在一个实施方式中,为了金属化孔,具有钻孔的钻孔电路层的金属化包括为钻孔去污,以及化学铜电镀去污的孔。

[0153] 参照图 16A、19A 和 20A,在一个实施方式中,间隙的圆周尺寸大于钻孔的圆周尺寸。在一个实施方式中,光点的圆周尺寸不小于间隙的圆周尺寸。在一个实施方式中,间隙的圆周尺寸大于钻孔的圆周尺寸,且用于选择滚镀的光点的相应圆周尺寸大于间隙的圆周尺寸。

[0154] 在一个实施方式中,多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成间隙的第一固体铜层或第二固体铜层(或铜箔)的一部分的去除包括选择性地去除第一固体铜层或第二固体铜层(或铜箔)的一部分,直到树脂。

[0155] 在一个实施方式中,只在最外层的一层上形成间隙。在替代的实施方式中,在两个最外层上都形成间隙。

[0156] 在一个实施方式中,钻孔是通孔。在替代的实施方式中,钻探出的钻孔没有穿过电路板或者电路板子构件的整个厚度。

[0157] 在一个实施方式中,光刻胶的图形包括对两个最外层都成像的点。在替代的实施方式中,光刻胶的图形包括只对最外层中的一层成像的点和对最外层中的另一层成像的电路。

[0158] 在本发明的另外一个实施方式中,参照图 16A、16B、19A、19B、20A 和 20B,在制造方法流程步骤 S2、S2'、S2'' 中,在不暴露在固体铜表面/铜箔底部的树脂的情况下,选择性地部分蚀刻掉铜,然后接着上面的工艺流程步骤。也就是说,在本发明的一个实施例中,多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成间隙的第一固体铜层和/或第二固体铜层(或铜箔)的一部分的去除包括在不暴露树脂的情况下选择性地去除第一固体铜层和/或第二固体铜层(或铜箔)的一部分。

[0159] 在本发明的另一个实施方式中,参照图 16A、16B、19A、19B、20A 和 20B,在制造方法流程步骤 S2、S2'、S2'' 中,在首先钻探出填充通孔后,选择性地部分蚀刻掉铜。这样图 16A 中的工艺流程步骤 S3 和图 19A 和 20A 中的工艺流程步骤 S4'、S4'' 将被跳过,并且接着照常进行其余步骤。也就是说,更详细地,本发明的一个实施方式提供一种制造具有多个电路层的印刷电路板或者印刷电路板子构件的方法,该电路层具有至少一个用来在电路板或者电路板子构件的不同电路层上互连铜图形的孔。该方法包括:多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件,第一固体铜层和第二固体铜层都分别作为电路板或者电路板子构件的最外层;钻孔到层压的电路层;为钻孔去污;选择性地去除第一固体铜层和/或第二固体铜层的一部分,以形成对应于去污孔的间隙;金属化具有去污孔和相应的间隙的电路层,以金属化去污孔和孔周围的间隙;在两个最外层都涂上光刻胶;在带光点的电路层上成型光刻胶以曝光金属化的孔;利用电解电镀溶液电解铜电镀金属化的孔,以在金属化的孔中将金属化的孔电镀到期望的铜厚度,且利用铜包覆连续地包覆从孔壁到金属化孔周围的间隙中的外表面;剥离光刻胶;用填充材料填充镀

铜孔；在填充的孔中固化填充材料；将填充材料和间隙中的包覆电镀孔的镀铜平坦化到与第一固体铜层和 / 或第二固体铜层基本相同的水平（或铜箔的水平）；以及形成传导图像来覆盖具有平坦化的铜包覆的平坦化的孔。在此，该孔可以通过机械钻探钻出的钻孔，激光钻孔，或者机械和激光钻孔的结合，或者喷水钻孔，但不局限于此。

[0160] 在一个实施方式中，钻孔电路层的金属化包括化学铜电镀间隙和去污孔。

[0161] 在一个实施方式中，间隙的圆周尺寸大于钻孔的圆周尺寸，且其中光点的圆周尺寸不小于间隙的圆周尺寸。

[0162] 本发明的另一个实施方式提供一种制造具有多个电路层的印刷电路板或者印刷电路板的子构件的方法，该电路层具有至少一个用来在电路板或者电路板的子构件的不同电路层上互连铜图形的孔。该方法包括：多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件，第一固体铜层和第二固体铜层都分别作为电路板或者电路板子组件的最外层；蚀刻第一固体铜层和 / 或第二固体铜层，以形成用来钻至少一个通孔的间隙；在蚀刻间隙处钻至少一个通孔到层压的电路层；金属化具有钻出的通孔的钻孔电路层，以金属化该至少一个通孔；在印刷电路板的两个最外层都涂上光刻胶；在带光点的电路层上成型光刻胶，以在印刷电路板的两个最外层上都曝光金属化的通孔；利用电解电镀溶液电解铜电镀金属化的通孔，以在金属化的通孔中将金属化的通孔电镀到期望的铜厚度，且利用铜包覆从外表面到金属化孔周围的间隙；剥离光刻胶；用填充材料填充镀铜的通孔；以及在填充的通孔中固化填充材料；将填充材料和电镀孔周围的镀铜点平坦化到与第一固体铜层和 / 或第二固体铜层基本相同的水平（或铜箔的水平）；以及形成传导图像来覆盖具有平坦化的铜包覆的平坦化的通孔。在此，该孔可以通过机械钻探钻出的孔，激光钻孔，或者机械和激光钻孔的结合，或者喷水钻孔，但不局限于此。

[0163] 在一个实施方式中，为了金属化至少一个通孔和蚀刻间隙，具有钻在蚀刻间隙中的通孔的钻孔电路层的金属化包括为该钻出的通孔和间隙去污，以及为该去污的通孔和间隙化学镀铜。

[0164] 在一个实施方式中，该方法还包括使用去污工序金属化具有蚀刻间隙的电路层以金属化间隙，之后在金属化的间隙处钻至少一个通孔到层压的电路层。该具有蚀刻间隙的电路层的金属化可以包括不使用去污工序对该蚀刻间隙化学镀铜。

[0165] 在此，去污工序可以是高锰酸、等离子体、硫酸、铬酸的去污工序，但不局限于此。同样，在一个实施方式中，可以更进一步地使用去污工序来制造回蚀条件。此外，可以用在蚀刻间隙处的机械的微粗糙化树脂表面代替去污工序。

[0166] 在一个实施方式中，为了金属化至少一个通孔，具有钻出的通孔的钻孔电路层的金属化包括为钻出的通孔去污，以及化学镀铜该去污的通孔。

[0167] 在一个实施方式中，蚀刻间隙的圆周尺寸大于钻出的通孔的相应的圆周尺寸。

[0168] 在一个实施方式中，光点的圆周尺寸不小于蚀刻间隙的相应的圆周尺寸。

[0169] 在一个实施方式中，蚀刻间隙的圆周尺寸大于钻出的通孔的相应的圆周尺寸，且用于选择性滚镀的光点的相应的圆周尺寸大于蚀刻间隙的圆周尺寸。蚀刻间隙可以是任意的形状，如圆形、正方形等。

[0170] 在一个实施方式中，多个电路层的层压包括多个基板互相层压，多个基板中的每一个插入到多个电路层中的一层和相应一层之间，其中多个基板包括树脂，且用来形成蚀

刻间隙的第一固体铜层 / 铜箔和 / 或第二固体铜层 / 铜箔的蚀刻包括选择性地蚀刻第一固体铜层 / 铜箔和 / 或第二固体铜层 / 铜箔直到树脂。

[0171] 在一个实施方式中,多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成蚀刻间隙的第一固体铜层 / 铜箔和 / 或第二固体铜层 / 铜箔的蚀刻包括在不暴露树脂的情况下选择性地蚀刻第一固体铜层 / 铜箔和 / 或第二固体铜层 / 铜箔。

[0172] 在一个实施方式中,通过机械控制深度铣削、激光铣削等去除箔。

[0173] 在一个实施方式中,利用直接金属化来完成孔或间隙的金属化,例如 Shadow 工序(电化学公司),蚀刻工序(McDermid 公司),Dylex 工序(Okuno 化学私有公司),通过喷射或真空沉积工序等沉积铜或传导金属。

[0174] 在一个实施方式中,在一个间隙处钻出多个孔。

[0175] 在一个实施方式中,只在层压结构的一个外表面生成铜间隙。

[0176] 在一个实施方式中,钻孔是通孔。

[0177] 在一个实施方式中,钻孔没有到达层压结构的另一侧。

[0178] 在一个实施方式中,钻孔在一个内层停住且没有穿透该内层。

[0179] 在一个实施方式中,图形是对两个外表面表面都成像的点。

[0180] 在一个实施方式中,图形是对一个外表面成像的点和对另一个外表面成像的电路。

[0181] 在一个实施方式中,填充材料和镀铜包覆的平坦化包括将填充材料和镀铜包覆平坦化到从相应铜层的起始表面铜 / 铜箔厚度的大约 +0.0002" 到 -0.0002"。

[0182] 本发明的另一个实施方式提供一种制造具有多个电路层的印刷电路板或者印刷电路板子构件的方法,电路层具有至少一个用来在电路板或者电路板的子构件的不同电路层上互连铜图形的孔。该方法包括:几个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件,第一固体铜层和第二固体铜层都分别作为电路板的最外层;钻至少一个通孔到层压的电路层;为该至少一个通孔去污;蚀刻第一固体铜层 / 铜箔和 / 或第二固体铜层 / 铜箔以形成对应于该至少一个通孔的蚀刻间隙;金属化具有至少一个通孔的钻孔电路层以金属化该至少一个通孔;在印刷电路板的两个最外层都涂上光刻胶;在带光点的电路层上成型光刻胶,以在印刷电路板的两个最外层上都曝光金属化的通孔和间隙;利用电解电镀溶液电解铜电镀金属化的通孔,以在金属化的通孔中将金属化的孔电镀到期望的铜厚度,且利用铜包覆连续地包覆从孔壁到金属化孔周围的间隙;剥离光刻胶;用填充材料填充镀铜的通孔;在填充的通孔中固化填充材料;将填充材料和蚀刻间隙中金属化孔周围的镀铜包覆平坦化到与第一固体铜层 / 铜箔和 / 或第二固体铜层 / 铜箔基本相同的水平;以及形成导电帽来覆盖具有平坦化的铜包覆的平坦化的通孔。

[0183] 在一个实施方式中,钻孔电路层的金属化包括化学镀铜蚀刻间隙和至少一个通孔。

[0184] 在一个实施方式中,蚀刻间隙的圆周尺寸大于钻出的通孔的相应的圆周尺寸。

[0185] 在一个实施方式中,光点圆周的尺寸大于蚀刻间隙的相应的圆周尺寸。

[0186] 在一个实施方式中,蚀刻间隙的圆周的尺寸大于钻出的通孔的相应的圆周尺寸,且光点的相应的圆周的尺寸大于蚀刻间隙的圆周尺寸。

[0187] 在一个实施方式中,多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成蚀刻间隙的第一固体铜层/铜箔和/或第二固体铜层/铜箔的蚀刻包括选择性地蚀刻第一固体铜层/铜箔和/或第二固体铜层/铜箔直到树脂。

[0188] 在一个实施方式中,多个电路层的层压包括多个基板互相层压,多个基板中的每一个插入到多个电路层中的一层和相应一层之间,多个基板包括树脂,且用来形成蚀刻间隙的第一固体铜层/铜箔和/或第二固体铜层/铜箔的蚀刻包括在不暴露树脂的情况下选择性地蚀刻第一固体铜层/铜箔和/或第二固体铜层/铜箔。

[0189] 在一个实施方式中,填充材料和镀铜包覆的平坦化包括将填充材料和镀铜包覆平坦化到从相应铜层的起始表面铜/铜箔厚度的大约 +0.0002" 到 -0.0002"。

[0190] 本发明的另一个实施方式提供一种印刷电路板。该印刷电路板包括多个电路层,多个基板,和至少一个镀铜通孔。在此,多个电路层互相层压以形成在电路板的至少一侧具有固体铜表面/铜箔的印刷电路板。多个基板中的每一个插入到多个电路层中的一层和相应一层之间,且该至少一个镀铜通孔在具有用来包覆镀铜通孔的铜包覆的多个电路板中。同样,该至少一个镀铜通孔用填充材料填充,且将该带有铜包覆的填充通孔平坦化到与铜箔的箔平面基本相同的水平。

[0191] 在一个实施方式中,印刷电路板还包括导电帽,在与铜箔的箔平面基本相同的水平,该帽用于覆盖具有铜包覆的至少一个填充通孔。

[0192] 在一个实施方式中,铜包覆的水平在相应铜层的起始表面铜厚度/铜箔厚度的大约 +0.0002" 至 -0.0002" 的范围内。

[0193] 参照图 21A、21B 和 21C,本发明的另一个实施方式提供一种制造具有多个电路层的印刷电路板或者印刷电路板子构件的方法,该电路层具有至少一个用来在电路板或者电路板子构件的不同电路层上互连铜图形的孔。该方法包括:多个电路层互相层压以形成具有第一固体铜层和第二固体铜层的电路板或者电路板子构件,第一固体铜层和第二固体铜层都分别作为电路板或者电路板子构件的最外层(工艺流程步骤 S1''');钻孔到层压的电路层(工艺流程步骤 S2''');为钻孔去污并金属化具有去污孔的电路层以金属化该孔(工艺流程步骤 S3''');在两个最外层都涂上第一光刻胶且在具有第一光点的电路层上成型第一光刻胶以曝光金属化的孔(工艺流程步骤 S4''');利用电解电镀溶液电解铜电镀金属化的孔,以将金属化的孔电镀到期望的铜厚度(工艺流程步骤 S5''');剥离第一光刻胶(工艺流程步骤 S6''');将电镀孔周围的电镀的第一光刻胶平坦化到与第一固体铜层或第二固体铜层至少一个基本相同的水平(工艺流程步骤 S7''');选择性地去除第一固体铜层和/或第二固体铜层中至少一个的一部分,以形成对应于电镀孔的间隙(工艺流程步骤 S8''');金属化具有电镀孔和间隙的电路层以金属化孔周围的间隙(工艺流程步骤 S9''');在两个最外层都涂上第二光刻胶且在带有第二光点的电路层上成型第二光刻胶以曝光金属化的孔(工艺流程步骤 S10''');利用电解电镀溶液电解铜电镀金属化的孔,以在金属化的孔中将孔电镀到期望的铜厚度,且利用铜包覆连续地包覆从孔壁到金属化孔周围的间隙的外表面(工艺流程步骤 S11''');剥离第二光刻胶(工艺流程步骤 S12''');用填充材料填充镀铜孔,且在填充的孔中固化填充材料(工艺流程步骤 S13''');将填充材料和电镀孔周围的电镀铜点和间隙平坦化到与第一固体铜层或第二

固体铜层至少一个基本相同的水平（工艺流程步骤 S14'' '）；和 / 或形成传导图像来覆盖具有平坦化的铜包覆的平坦化的孔（工艺流程步骤 S15'' '）。

[0194] 在一个实施方式中，金属化具有去污孔的电路层（工艺流程步骤 S3'' '）包括化学镀铜去污孔，且金属化具有电镀孔和间隙的电路层包括使用或不使用去污工序化学镀铜间隙以及电镀孔（工艺流程步骤 S9'' '）。

[0195] 在一个实施方式中，间隙的圆周尺寸大于钻孔的圆周尺寸，并且第二光点的圆周尺寸不小于间隙的圆周尺寸。

[0196] 在一个实施方式中，多个电路层的层压（工艺流程步骤 S1'' '）包括多个基板互相层压，多个基板中的每一个插入到多个电路层中的一层和相应一层之间，多个基板包括树脂，且用来形成间隙（工艺流程步骤 S8'' '）的第一固体铜层或第二固体铜层（或铜箔）的一部分的去除包括选择性地去除第一固体铜层和 / 或第二固体铜层（或铜箔）的一部分直到树脂。

[0197] 在一个实施方式中，多个电路层的层压（工艺流程步骤 S1'' '）包括多个基板互相层压，多个基板中的每一个插入到多个电路层中的一层和相应一层之间，多个基板包括树脂，且用来形成间隙（工艺流程步骤 S8'' '）的第一固体铜层或第二固体铜层（或铜箔）的一部分的去除包括在不暴露树脂的情况下选择性地去除第一固体铜层或第二固体铜层（或铜箔）的一部分。

[0198] 图 22、23、24、25、26 和 27 示出了在首先钻出填充通孔后用于 FLAT-WRAP™ 的控制的蚀刻铜工序。

[0199] 参照前述内容，本发明的实施方式增强了印刷电路板的孔的包覆镀层的连贯性，从而为印刷电路板提供了额外的可靠性，并且确保印刷电路板的设计者和 / 或制造者能设计和制造具有相对好的特性和 / 或紧凑的几何尺寸的板。

[0200] 尽管本发明参照特定的实施方式进行了描述，本领域技术人员应当知晓，本发明不局限于公开的实施方式，相反，本发明意在覆盖包括在本发明精神和范围内的各种不同修改和它的等价方式。



图 1A

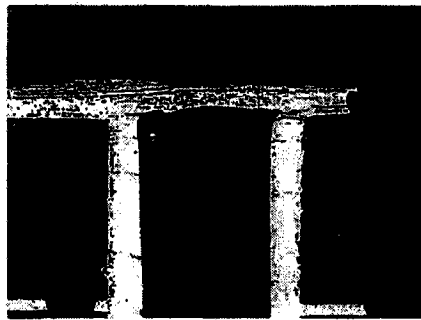


图 1B



图 2A

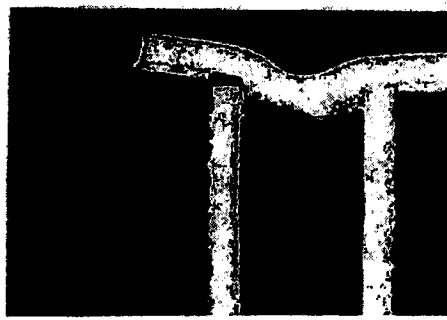


图 2B

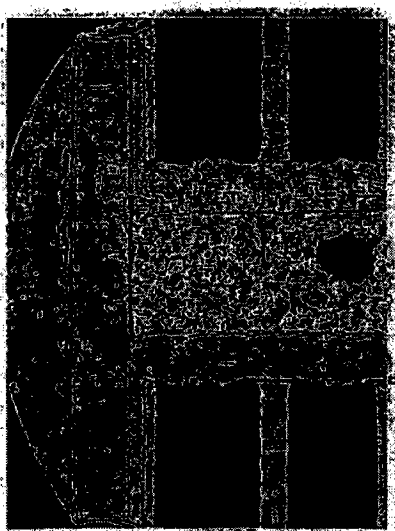


图 3



图 4

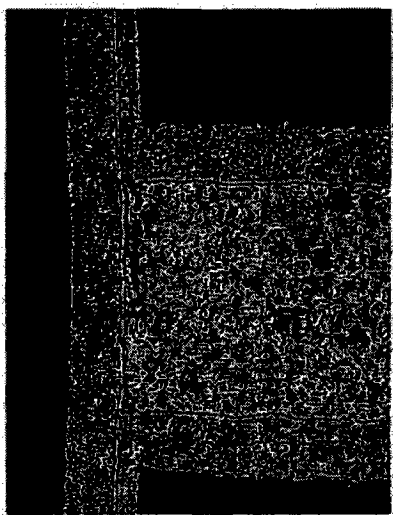


图 5



图 6



图 7A

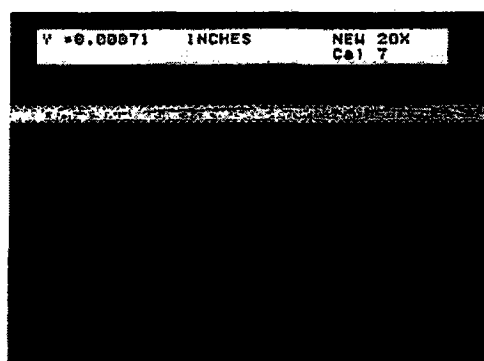


图 7B

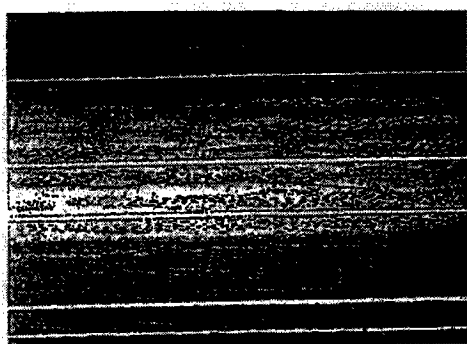


图 7C



图 8A

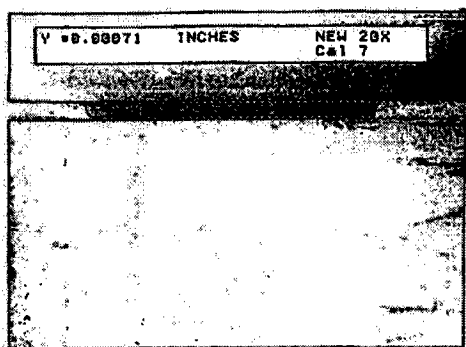


图 8B



图 9A

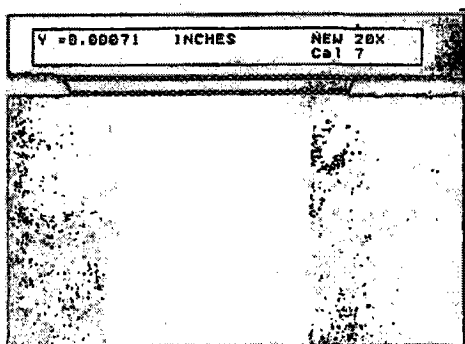


图 9B

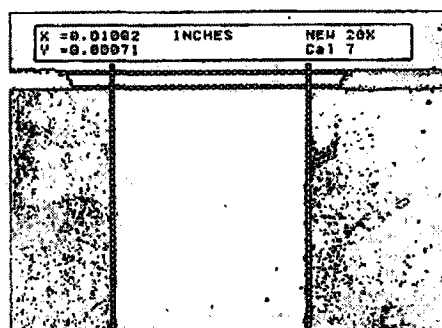


图 9C

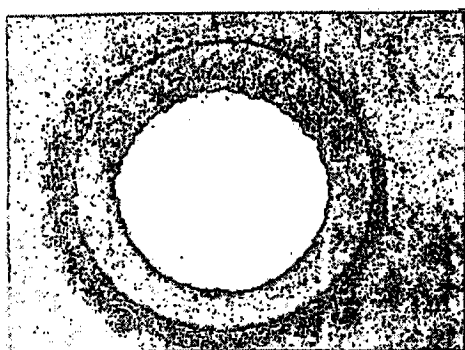


图 10

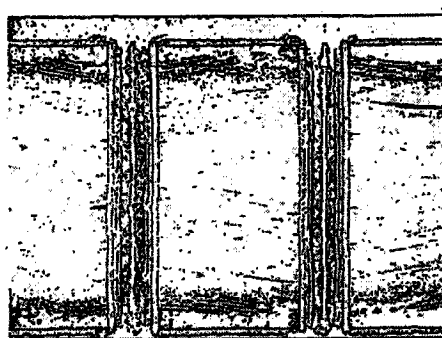


图 11A



图 11B



图 11C

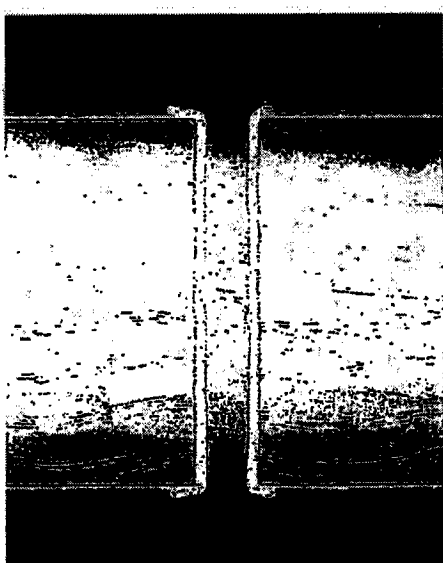


图 12A



图 12B

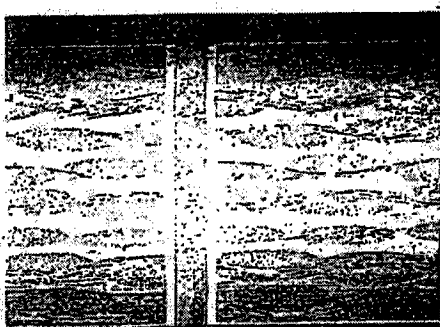


图 13A



图 13B

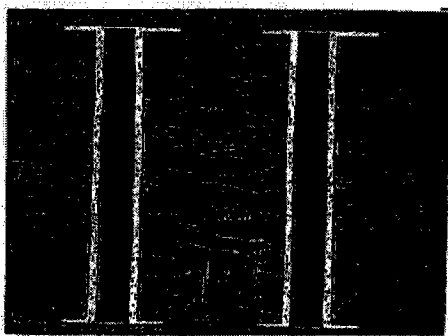


图 14A

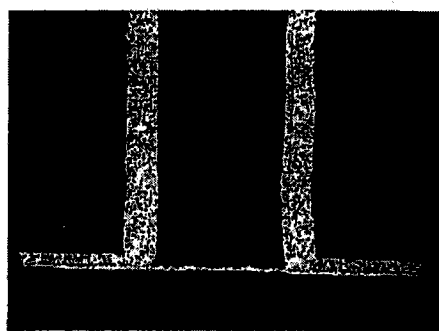


图 14B

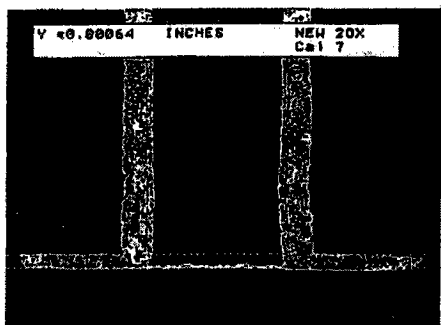


图 14C

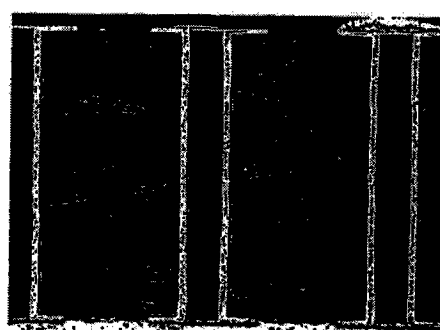


图 15A

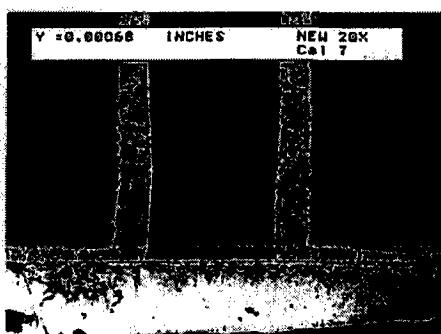


图 15B

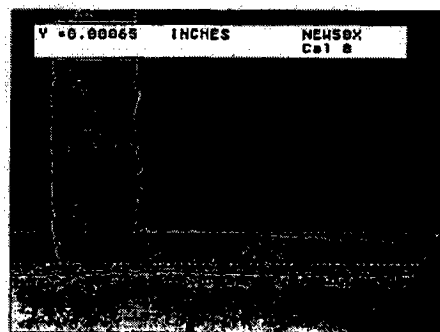


图 15C

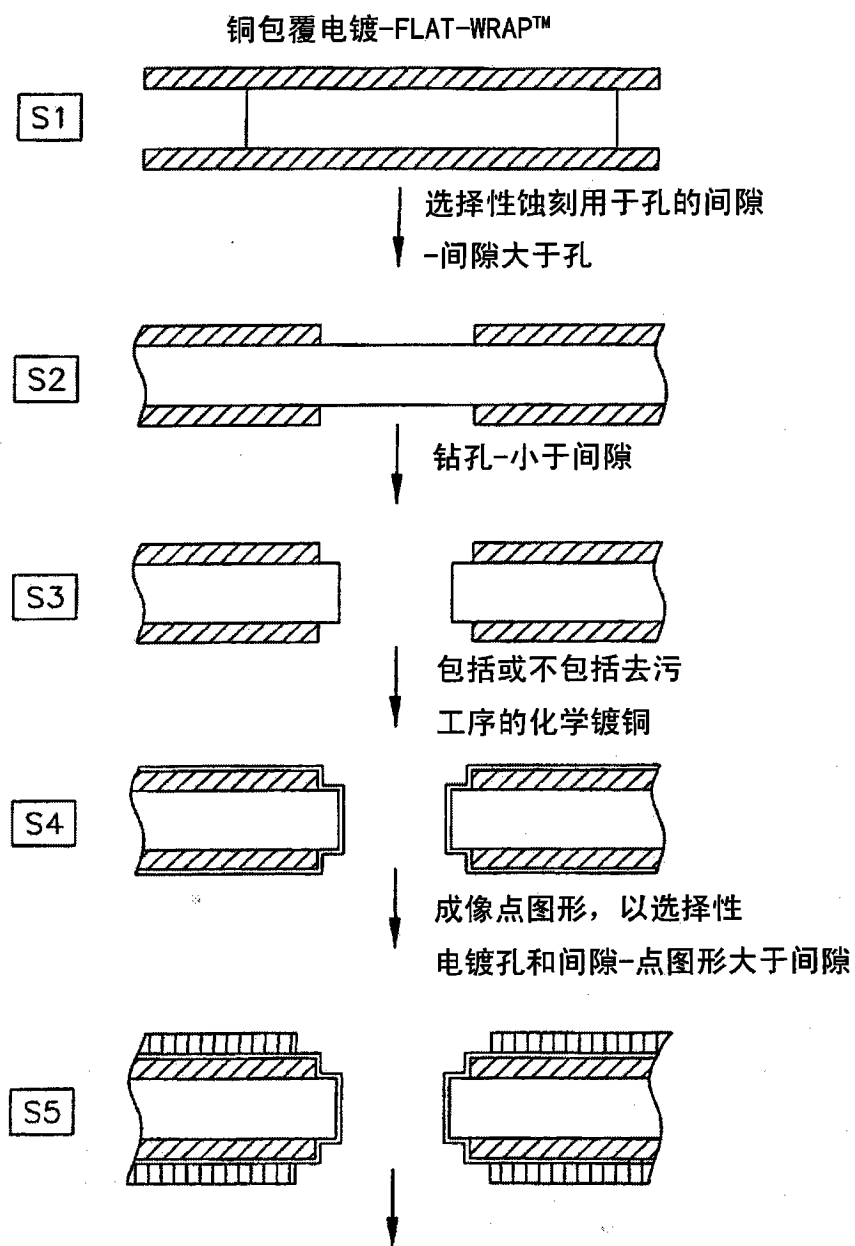


图 16A

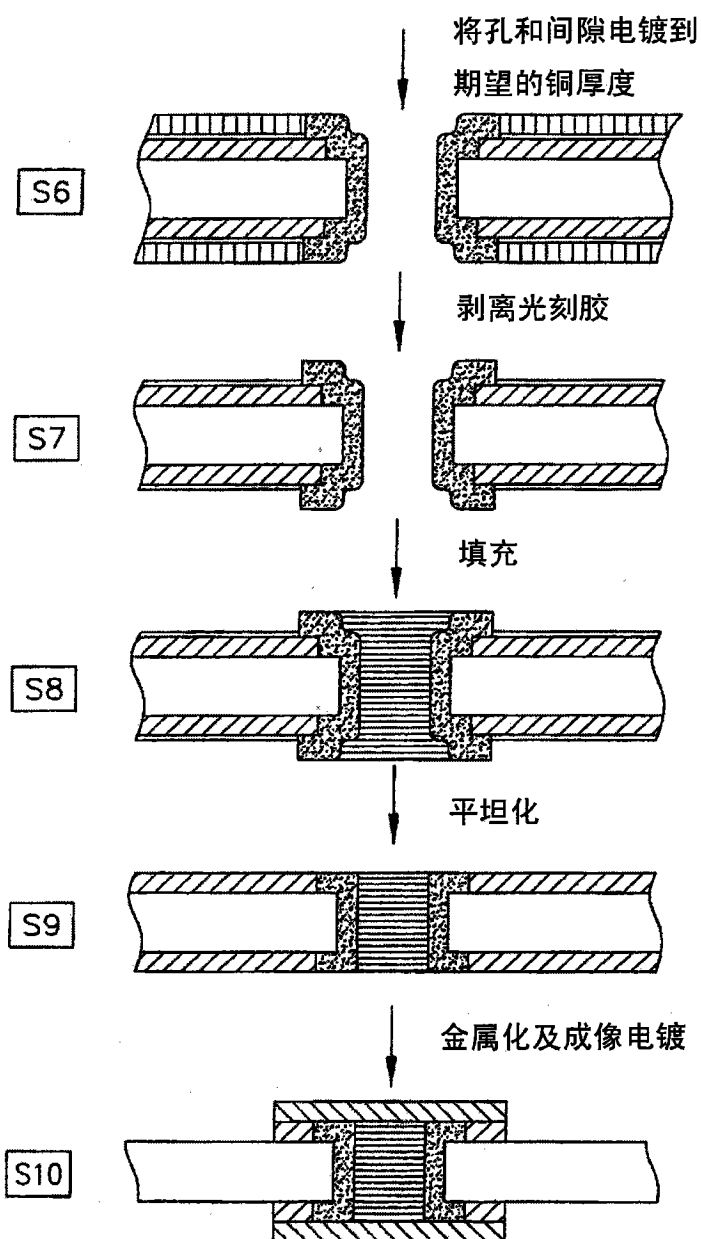


图 16B

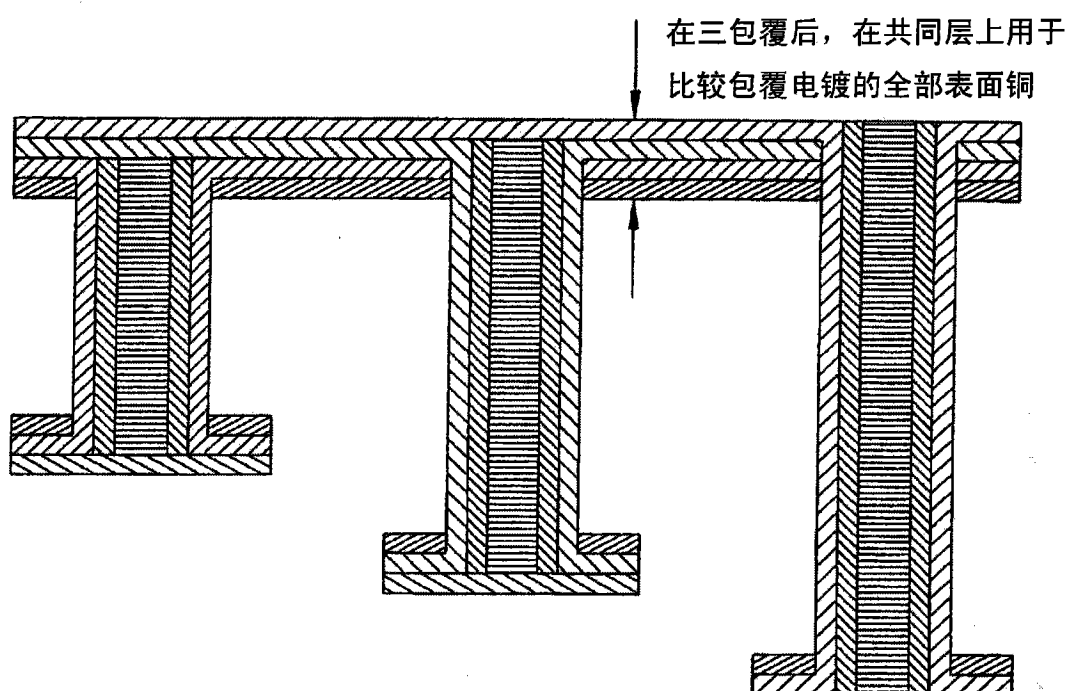


图 17

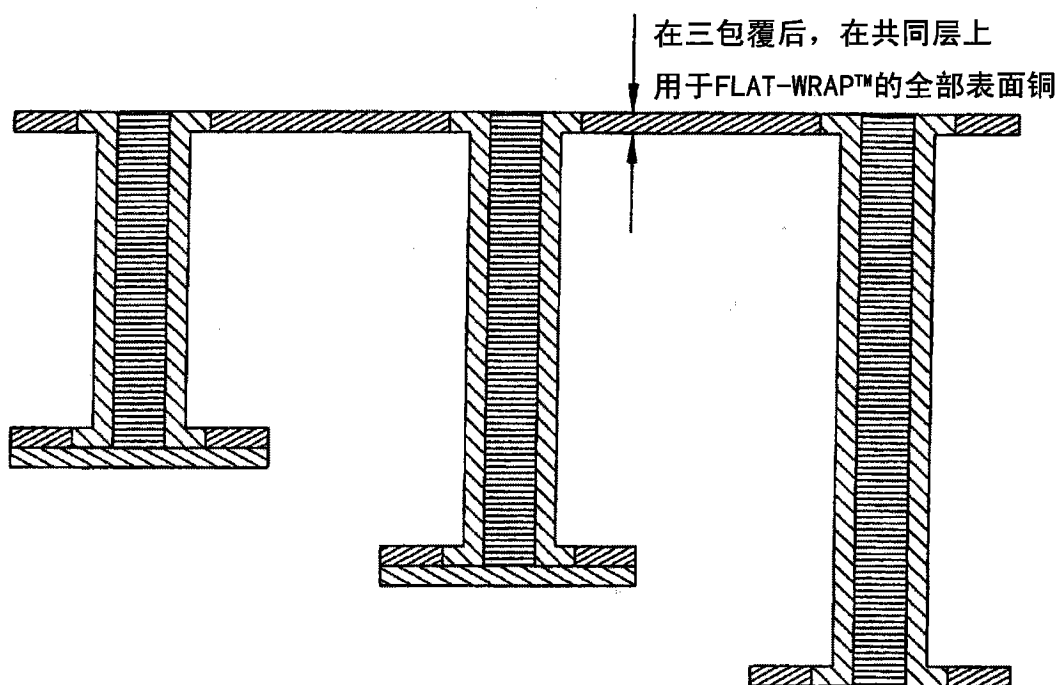


图 18

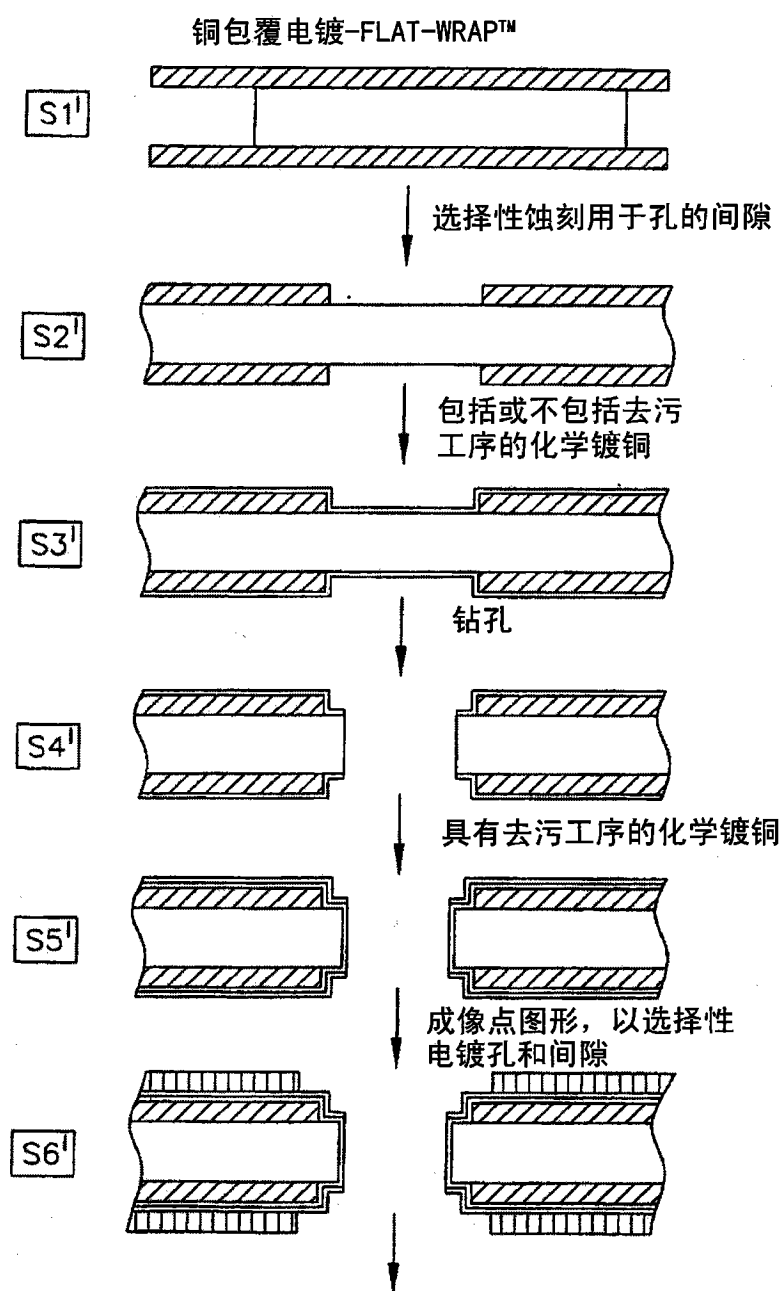


图 19A

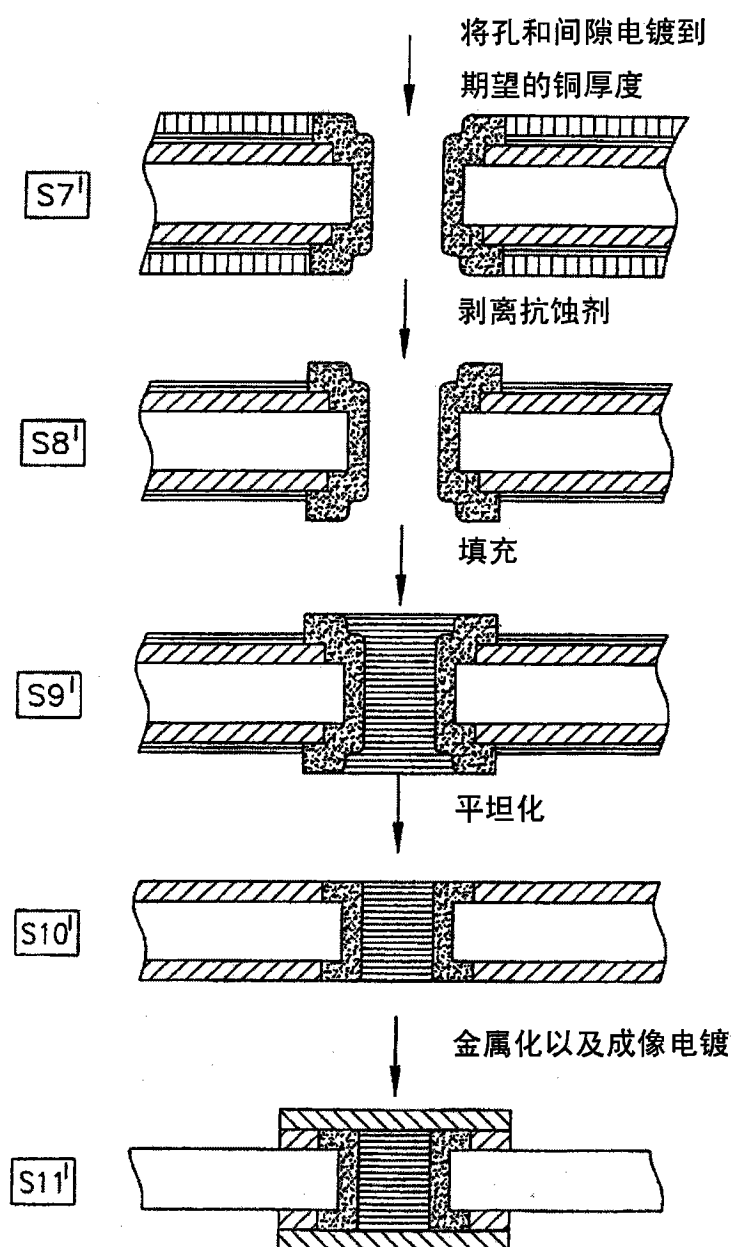


图 19B

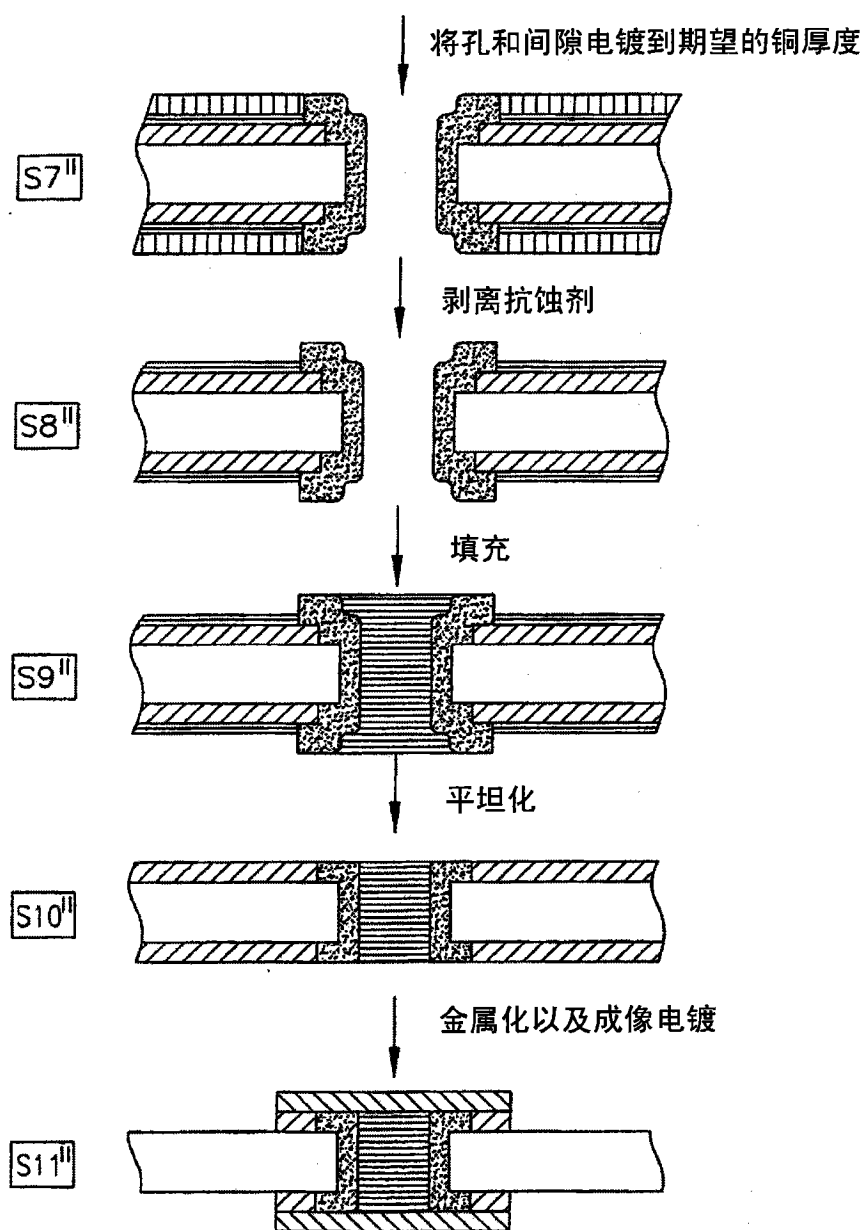


图 20B

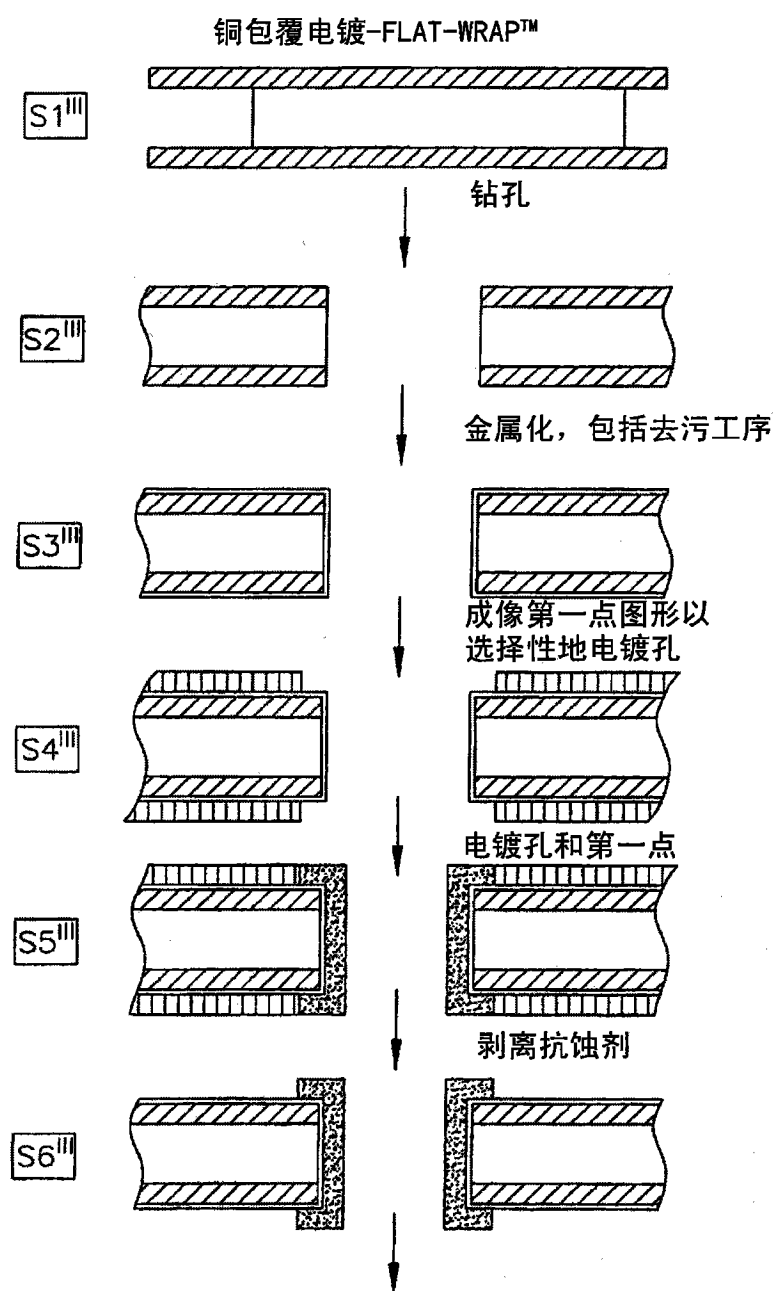


图 21A

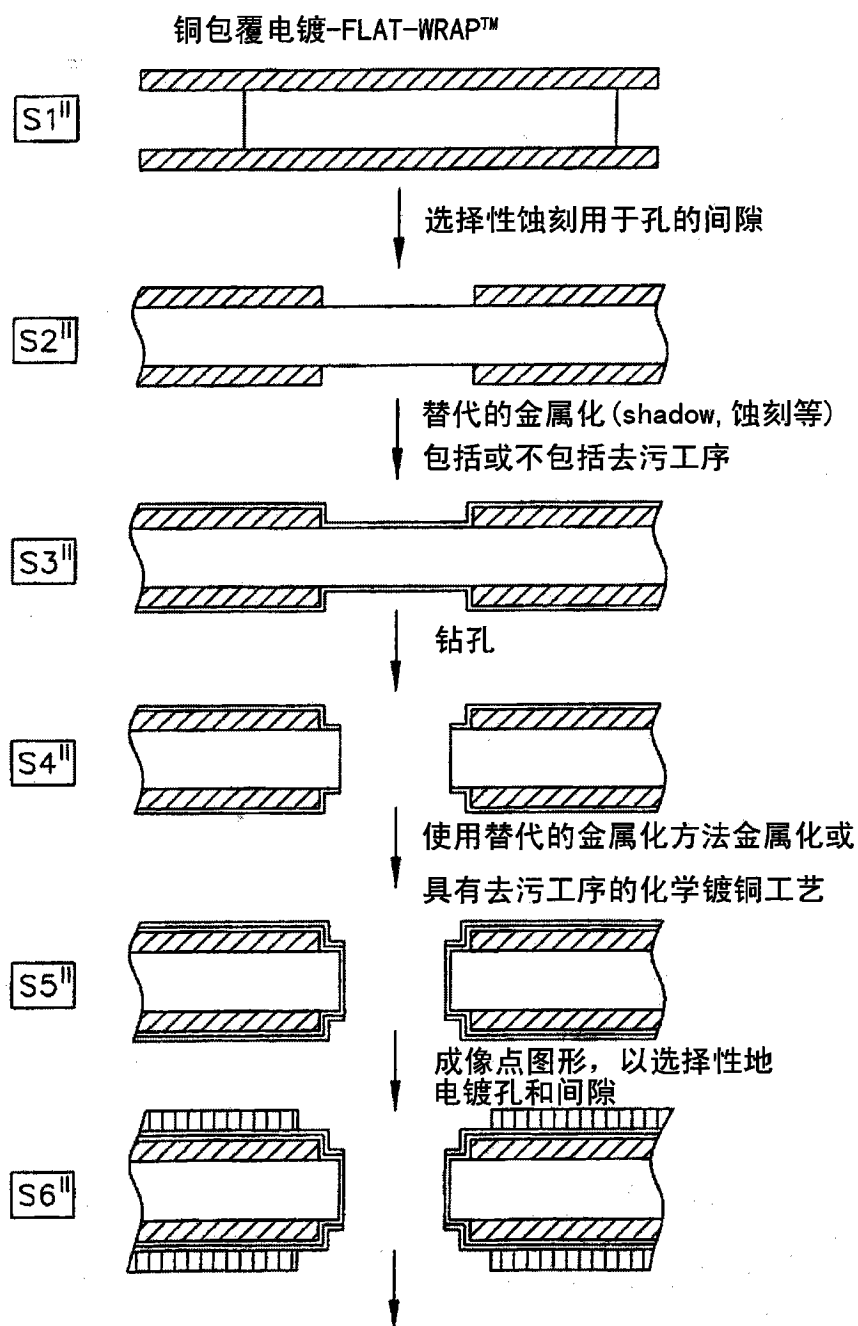


图 20A

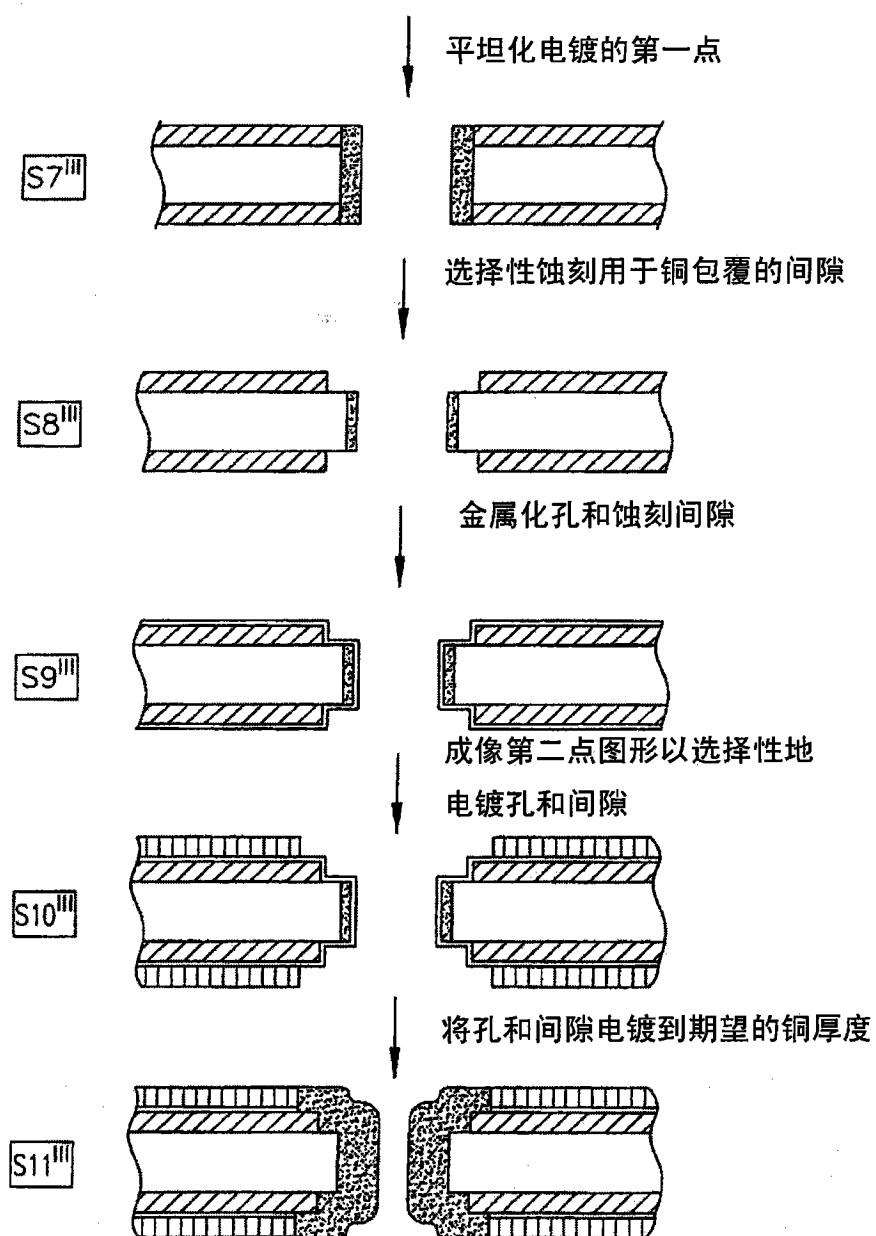


图 21B

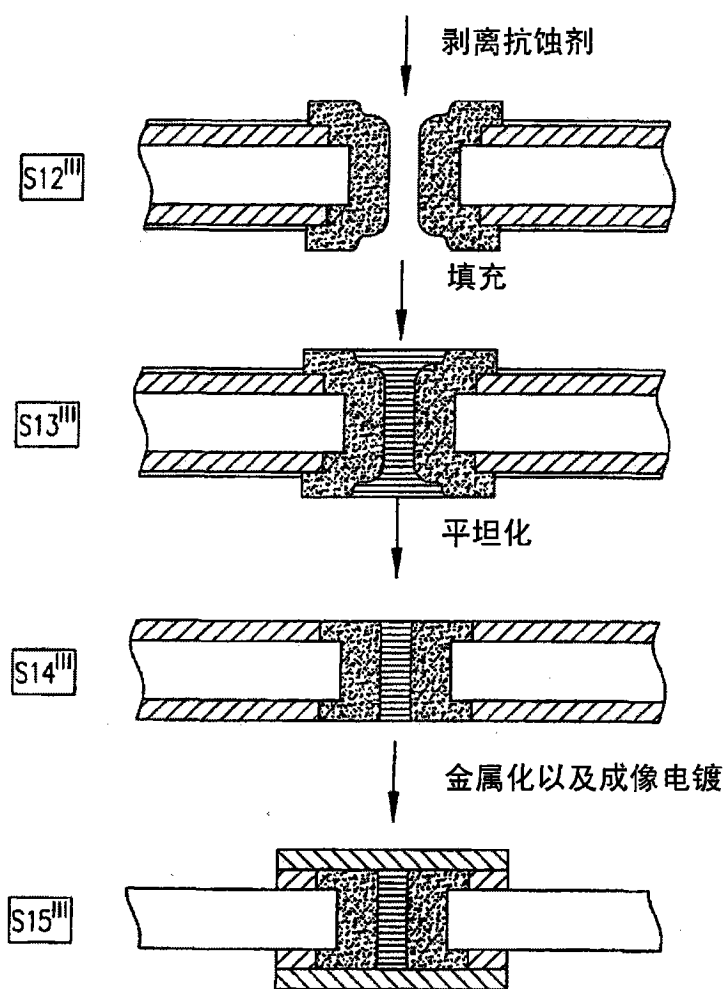


图 21C

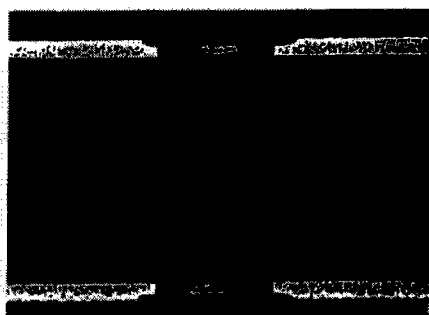


图 22

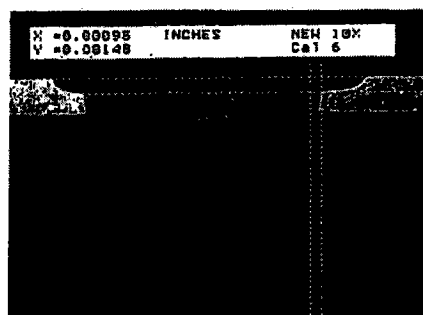


图 23

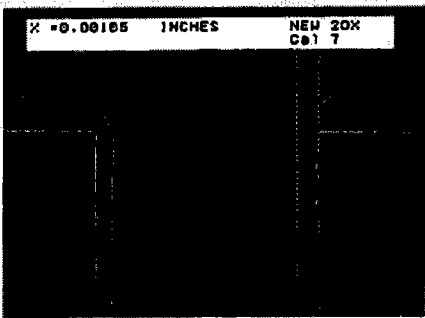


图 24

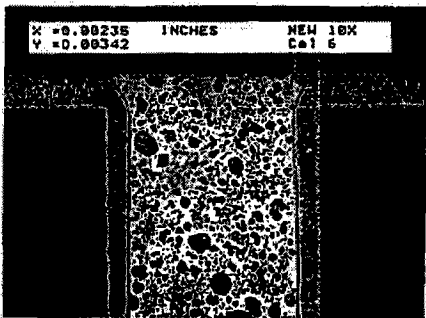


图 25

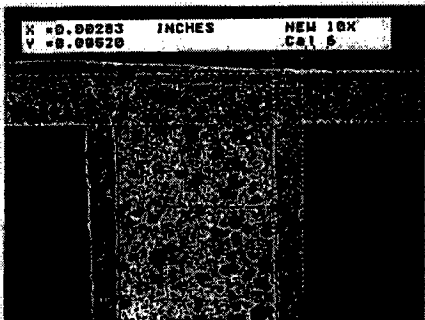


图 26

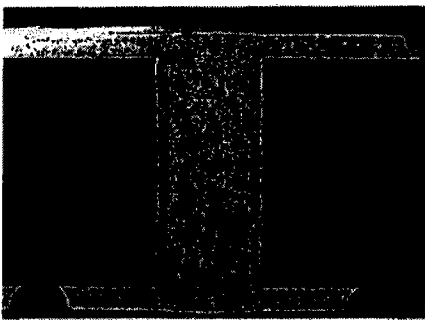


图 27